

3

向であることを特徴とする請求項1ないし請求項18のいずれか1項に記載されたアクティブマトリクス型液晶表示装置。

【発明の詳細な説明】

【0001】
【発明の属する技術分野】 本発明は液晶表示装置に係わり、特に、換電界方式のアクティブマトリクス型液晶表示装置に適用して有効な技術に関する。

【0002】

【発明の背景】 薄型トランジスタ (TFT) に代表されるアクティブ素子を用いたアクティブマトリクス型液晶表示装置は薄型、軽量という特徴とプラウニングに匹敵する高画質という点から、OA機器等の表示装置として広く普及し始めている。

【0003】 このアクティブマトリクス型液晶表示装置の表示方式には、大別して、次の2通りの表示方式が知られている。

【0004】 1つは、2つの透明電極が形成された一対の基板間に液晶層を封入し、2つの透明電極に駆動電圧を印加することにより、基板界面にほぼ直角な方向の電界により液晶層を駆動し、透明電極を透過した液晶層に入射した光を変調して表示する方式 (以下、換電界方式と称す) であり、現在、普及している製品が全てこの方式を採用している。

【0005】 しかしながら、前記換電界方式を採用したアクティブマトリクス型液晶表示装置においては、視角方向に変化させた際の輝度変化が著しく、特に、中間調表示を行なった場合、視角方向により階調レベルが反転してしまう等、実用上問題があった。

【0006】 また、もう1つは、一対の基板間に液晶層を封入し、同一基板あるいは両基板に形成された2つの電極間に駆動電圧を印加することにより、基板界面にほぼ平行な方向の電界により液晶層を駆動し、2つの電極の隙間から液晶層に入射した光を変調して表示する方式 (以下、換電界方式と称す) であるが、この換電界方式を採用したアクティブマトリクス型液晶表示装置は未だ実用化されていない。

【0007】 しかしながら、この換電界方式を採用したアクティブマトリクス型液晶表示装置は、広視野角、低負荷電圧等の特徴を有しており、この換電界方式は、アクティブマトリクス型液晶表示装置に関する有望な技術である。

【0008】 前記換電界方式を採用したアクティブマトリクス型液晶表示装置の特徴に関しては、特許出願公表平5-505247号公報、特許公報63-21907号公報、特開平6-160878号公報を参照されたい。

【0009】

【発明が解決しようとする課題】 従来の換電界方式を採用したアクティブマトリクス型液晶表示装置において、は、駆動電圧及び応答速度の改善のために、平行に配置

5

極との間で基板面にほぼ平行な電界を液晶層に印加する対向電極とを、少なくとも有するアクティブマトリクス型液晶表示装置において、前記液晶層が、一方の液晶分子の初期配向方向を有し、かつ、基板面内で2方向の液晶分子の駆動方向を有することを特徴とする。

【0020】 (2) 前記 (1) の手段において、前記液晶層が、前記走査信号線に略垂直な液晶分子の初期配向方向を有し、前記各画素内の画素電極および対向電極が、前記液晶分子の初期配向方向に対してある傾斜角を持って形成され、それぞれ対向電極および画素電極と相対する対向面を有し、さらに、前記液晶分子の初期配向方向に対してそれぞれ異なる傾斜角を持つ対向面が形成された画素電極および対向電極を有する画素マトリクス状に配置したことを特徴とする。

【0021】 (3) 前記 (2) の手段において、前記それぞれ異なる傾斜角が、 θ あるいは $-\theta$ であることを特徴とする。

【0022】 (4) 前記 (3) の手段において、前記 θ が、 $10^\circ \leq \theta \leq 20^\circ$ であることを特徴とする。

【0023】 (5) 前記 (1) の手段において、前記液晶層が、前記走査信号線に略垂直な液晶分子の初期配向方向を有し、前記各画素内の画素電極および対向電極が、前記液晶分子の初期配向方向に対して2つ以上の傾斜角を持って形成され、それぞれ対向電極および画素電極と相対する対向面を有することを特徴とする。

【0024】 (6) 前記 (5) の手段において、前記2つ以上の傾斜角が、 θ あるいは $-\theta$ であることを特徴とする。

【0025】 (7) 前記 (6) の手段において、前記 θ が、 $10^\circ \leq \theta \leq 20^\circ$ であることを特徴とする。

【0026】 (8) 前記 (1) の手段において、前記液晶層が、前記走査信号線に略垂直な液晶分子の初期配向方向を有し、各画素の表示領域内で、前記画素電極および対向電極が、前記液晶分子の初期配向方向と平行であり、また、各画素の表示領域外で、前記画素電極および対向電極が、2つ以上の角度を持って交差していることを特徴とする。

【0027】 (9) 前記 (8) の手段において、前記2つ以上の角度が、 θ あるいは $-\theta$ であることを特徴とする。

【0028】 (10) 前記 (9) の手段において、前記 θ が、 $30^\circ \leq \theta \leq 60^\circ$ であることを特徴とする。

【0029】 (11) 前記 (1) の手段において、前記液晶層が、前記走査信号線に略垂直な液晶分子の初期配向方向を有し、各画素の表示領域内で、前記画素電極および対向電極が、前記液晶分子の初期配向方向と平行であり、また、各画素の表示領域外で、前記画素電極および対向電極が、前記液晶分子の初期配向方向に対して2つ以上の傾斜角を持って形成される、それぞれ対向電極および画素電極と相対する対向面を有することを特徴

(4)

とする。

【0030】 (12) 前記 (11) の手段において、前記2つ以上の傾斜角が、 θ あるいは $-\theta$ であることを特徴とする。

【0031】 (13) 前記 (12) の手段において、前記 θ が、 $30^\circ \leq \theta \leq 60^\circ$ であることを特徴とする。

【0032】 (14) 前記 (1) の手段において、前記液晶層が、前記走査信号線に略垂直な液晶分子の初期配向方向を有し、各画素の画素電極および対向電極が、前記液晶分子の初期配向方向に対して、ある傾斜角を持って互いに平行に形成され、前記液晶分子の初期配向方向に対して、それぞれ異なる傾斜角を持つ画素電極および対向電極を有する画素を交互に配置してなることを特徴とする。

【0033】 (15) 前記 (14) の手段において、前記それぞれ異なる傾斜角が、 θ あるいは $-\theta$ であることを特徴とする。

【0034】 (16) 前記 (15) の手段において、前記 θ が、 $10^\circ \leq \theta \leq 20^\circ$ であることを特徴とする。

【0035】 (17) 前記 (14) ないし (16) の手段において、前記映像信号線が、各画素の画素電極および対向電極と平行に、前記液晶分子の初期配向方向とある傾斜角を持って形成されることを特徴とする。

【0036】 (18) 前記 (1) 、(5) ないし (13) の手段において、前記液晶層が、前記一対の基板に対して、チルト角を有することを特徴とする。

【0037】 (19) 前記 (1) ないし (18) の手段において、前記一対の基板の液晶層を挟持する面と反対側の面上に形成される2枚の偏光板を有し、前記2枚の偏光板の偏光透過軸が液晶分子の初期配向方向と同一方向であることを特徴とする。

【0038】 前記各手段によれば、換電界方式を採用したアクティブマトリクス型液晶表示装置において、液晶層の液晶分子を単一方向に初期配向するとともに、各画素毎に、あるいは、1画素内で、液晶層の液晶分子の初期配向方向と、画素電極と対向電極との間の印加電界方向とのなす角度を異ならせて、液晶分子を2方向に駆動するようにしたので、互いに色調のシフトを相殺して、色調の方位による依存性を大幅に低減することが可能となる。

【0039】 例えば、複屈折性ノーマリプリックモード (電圧無印加時に暗、電圧印加時に明) の場合に、2枚の偏光板の偏光透過軸は直交し (クロスコル)、それぞれの偏光透過軸と電界によって回転した液晶分子の長軸のなす角が 45° となったとき最大透過率、すなわち白表示を得る。

【0040】 その状態で、液晶分子の長軸方向の方位 (偏光透過軸から 45° の角度) から白表示を見た場合、複屈折異方性の変化し、白色の色調が、その方位で

青色にシフトする。
【0041】また、それと90°の角度をなす液晶分子の短軸方向（短光透過軸から45°の角度）では、屈折率特性は変化しないが、視野角の傾きにしたがって光路長が増加することにより、白色の色調が、その方位で黄色にシフトする。

【0042】青色と黄色と色度座標で色色の関係にある、その2色を混合させると白色になる。

【0043】したがって、各画素毎に、あるいは、1画素内で、液晶分子を2方向駆動方向を2方向とし、例えば、白表示を行っている液晶分子の角度が、互いに90°の角度をなす2方向存在すれば、互いに色調のシフトを相殺して、白色色調の方位による依存性を大幅に低減することが可能となる。

【0044】また、同様に、隣接反転についても、隣接反転しにくい液晶分子の短軸方向と、隣接反転しやすい液晶分子の長軸方向との特性が平均され、隣接反転に弱い方向での非隣接反転視野角を拡大することができ、【0045】それにより、隣接の均一性および色調の均一性が全方位で平均化または拡大し、ブラウン管に近い広視野角を実現することが可能である。

【0046】
【発明の実施の形態】以下、図面を参照して本発明の実施の形態を詳細に説明する。

【0047】なお、発明の実施の形態（実施例）を説明するための図において、同一機能を示すものは同一符号を付け、その繰り返しの説明は省略する。

【0048】
【発明の実施の形態1】まず始めに、本発明の実施の形態で構成された液晶表示装置のアクティブマトリクス方式カラー液晶表示装置の概略を説明する。

【0049】
【マトリクス部（画素部）の平面構成】図1は、本発明の一実施の形態（発明の実施の形態1）であるアクティブマトリクス方式のカラー液晶表示装置の一面図とその周辺を示す平面図である。

【0050】各画素は隣接する2本の走査信号線（ゲート信号線または水平信号線）（GL）と、隣接する2本の駆動信号線（ドレイン信号線または垂直信号線）（DL）との交差領域内（4本の信号線で囲まれた領域内）に配置されている。

【0051】各画素は、薄膜トランジスタ（TFT）、走査信号線（Cstg）、画素電極（SL）、対向電極（CL'）および対向電圧信号線（コマ信号線）（CL）とを含んでいる。

【0052】ここで、走査信号線（GL）、対向電圧信号線（CL）は、図1においては左右方向に延在し、上下方向に複数本配置されている。

【0053】また、駆動信号線（DL）は、上下方向に延在し、左右方向に複数本配置されている。

【0054】また、画素電極（SD1）は、薄膜トランジスタ（TFT）のソース電極（SD1）と接続され、さ

らに、対向電極（CL'）は、対向電圧信号線（CL）と一体に構成されている。

【0055】画素電極（SL）と対向電極（CL'）は互いに対向し、各画素電極（SL）と対向電極（CL'）との間の電界により液晶層（LCD）の光学的な状態を制御し、表示を制御する。

【0056】画素電極（PX）と対向電極（CT）とは絶縁状態に構成され、図1に示すように、画素電極（SL）は斜め下方方向に延びる直線形状、対向電極（CL'）は、対向電圧信号線（CL）から上方方向に突起し、対向面（画素電極（SL）と対向する面）が斜め上方方向に延びる歯状形状をしており、画素電極（SL）と対向電極（CL'）の間の傾斜は1画素内で2分割されている。

【0057】
【表示マトリクス部（画素部）の断面構成】図2は、図1に示すa-a'切断線における要部断面を示す断面図、図3は、図1に示す4-4'切断線における薄膜トランジスタ（TFT）の断面を示す断面図、図4は、図1に示す5-5'切断線における蓄積容量（Cstg）の断面を示す断面図である。

【0058】図2～図4に示すように、液晶層（LCD）を基準にして下部透明ガラス基板（SUB1）側には、薄膜トランジスタ（TFT）、蓄積容量（Cstg）および電極層が形成され、上部透明ガラス基板（SUB2）側には、カラーフィルタ（FIL）、遮光層（BM）が形成されている。

【0059】また、透明ガラス基板（SUB1、SUB2）のそれぞれの内側（液晶層（LCD）側）の表面には、液晶の初期配向を制御する配向膜（ORI、OR2）が設けられており、透明ガラス基板（SUB1、SUB2）のそれぞれの外側の表面には、それぞれ屈光率（POL1、POL2）が設けられている。

【0060】以下、より詳細な構成について説明する。
【0061】
【TFT基板】まず、下部透明ガラス基板（SUB1）側（TFT基板）の構成を詳しく説明する。

【0062】
【薄膜トランジスタ（TFT）】薄膜トランジスタ（TFT）は、ゲート電極（GT）に正のバイアスを印加すると、ソース・ドレイン間のチャネル抵抗が小さくなり、バイアスを零にすると、チャネル抵抗が大きくなるように動作する。

【0063】薄膜トランジスタ（TFT）は、図3に示すように、ゲート電極（GT）、ゲート絶縁膜（GIL）、i型（真性、intrinsic）、導電膜決定不純物がドーピングされていない非晶質シリコン（Si1）からなるi型半導体層（AS）、一対のソース電極（SD1）、ドレイン電極（SD2）を有す。

【0064】なお、ソース電極（SD1）、ドレイン電極（SD2）は本来その間のバイアス極性によって決まるもので、この液晶表示装置の回路はその極性は動作

中反転するので、ソース電極（SD1）、ドレイン電極（SD2）は動作中入れ替わると理解されたい。
【0065】しかし、以下の説明では、便宜上一方をソース電極（SD1）、他方をドレイン電極（SD2）と固定して表現する。

【0066】なお、本発明の基板の形態では、薄膜トランジスタ（TFT）として、非晶質（アモルファス）シリコン薄膜トランジスタ素子を用いたが、これに限定されず、ポリシリコン薄膜トランジスタ素子、シリコンエパ上のMOS型トランジスタ、有機TFT、または、MIM（Metal-Insulator-Metal）ダイオード等の2端子素子（厳密にはアクティブ素子ではないが、本発明ではアクティブ素子とする）を用いることも可能である。

【0067】
【ゲート電極（GT）】ゲート電極（GT）は、走査信号線（GL）と連続して形成されており、走査信号線（GL）の一部の領域がゲート電極（GT）となるように構成されている。

【0068】ゲート電極（GT）は、薄膜トランジスタ（TFT）の駆動領域を超える部分であり、i型半導体層（AS）を完全に覆う（下方からみて）ように、それより大きく形成されている。

【0069】これにより、ゲート電極（GT）の役割は、i型半導体層（AS）に外光やバックライト光が当たらないように工夫されている。

【0070】本発明の実施の形態では、ゲート電極（GT）は、単層の導電膜（g1）で形成されており、導電膜（g1）としては、例えば、スパッタリングで形成されたアルミニウム（Al1）系の導電膜が用いられ、その上にはアルミニウム（Al1）の層間酸化膜（AOF）が設けられている。

【0071】
【走査信号線（GL）】走査信号線（GL）は、導電膜（g1）で構成されており、この走査信号線（GL）の導電膜（g1）は、ゲート電極（GT）の導電膜（g1）と同一製造工程で形成され、かつ一体に構成されている。

【0072】この走査信号線（GL）により、外部回路からゲート電圧（VG）をゲート電極（GT）に供給する。
【0073】また、走査信号線（GL）上にもアルミニウム（Al1）の層間酸化膜（AOF）が設けられている。

【0074】
【対向電極（CL'）】対向電極（CL'）は、ゲート電極（GT）および走査信号線（GL）と同層の導電膜（g1）で構成されている。

【0075】また、対向電極（CL'）上にもアルミニウム（Al1）の層間酸化膜（AOF）が設けられている。

【0076】対向電極（CL'）には、対向電圧（Vc）が印加されるように構成されている。

【0077】本発明の実施の形態では、対向電圧（Vc）は、映像信号線（DL）に印加される最小レベルの駆動電圧（Vdm in）と最大レベルの駆動電圧（Vdm max）との中間駆動電位から、薄膜トランジスタ素子（TFT）をオフ状態にするときに発生するフィードバック電圧（ΔV_{fb}）だけ低い電位に設定されるが、映像信号駆動回路で用いられる集積回路の電源電圧を半分に低減した場合、交流電圧を印加すれば良い。
【0078】
【対向電圧信号線（CL）】対向電圧信号線（CL）は、導電膜（g1）で構成されている。

【0079】この対向電圧信号線（CL）の導電膜（g1）は、ゲート電極（GT）、走査信号線（GL）および対向電極（CL'）の導電膜（g1）と同一製造工程で形成され、かつ対向電極（CL'）と一体に構成されている。

【0080】この対向電圧信号線（CL）により、外部回路から対向電圧（Vc om）を対向電極（CL'）に供給する。

【0081】また、対向電圧信号線（CL）上にもアルミニウム（Al1）の層間酸化膜（AOF）が設けられている。

【0082】また、対向電極（CL'）および対向電圧信号線（CL）は、上部透明ガラス基板（SUB2）（カラーフィルタ基板）側に形成してもよい。

【0083】
【絶縁膜（G1）】絶縁膜（G1）は、薄膜トランジスタ（TFT）において、ゲート電極（GT）と共に半導体層（AS）に電界を与えるためのゲート絶縁膜として使用される。

【0084】絶縁膜（G1）は、ゲート電極（GT）および走査信号線（GL）の上層に形成されており、絶縁膜（G1）としては、例えば、プラズマCVDで形成された窒化シリコン層が選ばれ、1200～2700オングストロームの厚さに（本発明の実施の形態では、2400オングストローム程度）形成される。

【0085】ゲート絶縁膜（G1）は、表示マトリクス部（AR）の全体を囲むように形成され、周辺部が外部接続端子（DTM、GTM）が露出されるように除去されている。

【0086】絶縁膜（G1）は、走査信号線（GL）および対向電圧信号線（CL）と、映像信号線（DL）との電気的絶縁にも寄与している。

【0087】
【i型半導体層（AS）】i型半導体層（AS）は、非晶質シリコンで、200～2200オングストロームの厚さに（本発明の実施の形態では、2000オングストローム程度の厚さ）形成される。

【0088】層（d0）は、オーミックコンタクト用のリン（P）をドーピングしたN（+）型非晶質シリコン半導体であり、下側にi型半導体層（AS）が存在し、上側に導電膜（d1、d2）が存在するところのみに存在している。

10089] i型半導体層 (AS) は、走査信号線 (G) および対向電圧信号線 (CL) と映像信号線 (D) との交差部 (クロスオーバー部) の両者間にも設けられている。

10090] この交差部: i型半導体層 (AS) は、交差部における走査信号線 (GL) および対向電圧信号線 (CL) と映像信号線 (DL) との短絡を低減する。

10091] 《ソース電極 (SD1)、ドレイン電極 (SD2)》ソース電極 (SD1)、ドレイン電極 (SD2) のそれぞれは、N (+) 型半導体層 (d0) に接する導電膜 (d1) とその上に形成された導電膜 (d2) とから構成されている。

10092] 導電膜 (d1) は、スパッタリングで形成したクロム (Cr) 膜を用い、500~1000オングストロームの厚さに、(本発明の実施の形態では、600オングストローム程度) 形成される。

10093] クロム (Cr) 膜は、膜厚を厚く形成するとストレスが大きく、2000オングストローム程度の膜厚を越えない範囲で形成する。

10094] クロム (Cr) 膜は、N (+) 型半導体層 (d0) との接性を良好にし、アルミニウム (Al) 系の導電膜 (d2) におけるアルミニウム (Al) がN (+) 型半導体層 (d0) に拡散することを防止する (いわゆるバリア層) の目的で使用される。

10095] 導電膜 (d2) として、クロム (Cr) 膜の他に、高融点金属 (モリブデン (Mo)、タタン (Ti)、タンタル (Ta)、タングステン (W)) 膜、高融点金属シリサイド (MoSi₂、TiSi₂、TaSi₂、WSi₂) 膜を用いてもよい。

10096] 導電膜 (d2) としては、アルミニウム (Al) 系の導電膜をスパッタリングで3000~5000オングストロームの厚さに (本発明の実施の形態では、4000オングストローム程度) 形成する。

10097] アルミニウム (Al) 系の導電膜は、クロム (Cr) 膜に比べてストレスが小さく、厚い膜厚に形成することが可能で、ソース電極 (SD1)、ドレイン電極 (SD2) および映像信号線 (DL) の抵抗値を低減したり、ゲート電極 (GT) やi型半導体層 (AS) に起因する段差乗り越えを抑制する (ステップカバーレージを良くする) 働きがある。

10098] また、導電膜 (d1)、導電膜 (d2) を同じマスクパターンでパターンニングした後、同じマスクを用いて、あるいは、導電膜 (d1)、導電膜 (d2) をマスクとして、N (+) 型半導体層 (d0) が除去される。

10099] つまり、i型半導体層 (AS) 上に設けられたN (+) 型半導体層 (d0) は導電膜 (d1)、導電膜 (d2) 以外の部分がセルフアラインで除去される。

10100] このとき、N (+) 型半導体層 (d0) は

その厚さ分は全て除去されるようエッチングされるので、i型半導体層 (AS) も若干の露出部分がエッチングされるが、その程度はエッチング時間で制御すればよい。

10101] 《映像信号線 (DL)》映像信号線 (DL) は、ソース電極 (SD1)、ドレイン電極 (SD2) と、同じく、導電膜 (d1) と、その上に形成された導電膜 (d2) とで構成されている。

10102] また、映像信号線 (DL) は、ソース電極 (SD1)、ドレイン電極 (SD2) と同時に形成され、さらに、映像信号線 (DL) は、ドレイン電極 (SD2) と一体に構成されている。

10103] 《面素電極 (SL)》面素電極 (SL) は、ソース電極 (SD1)、ドレイン電極 (SD2) と、同じく、導電膜 (d1) と、その上に形成された導電膜 (d2) とで構成されている。

10104] また、面素電極 (SL) は、ソース電極 (SD1)、ドレイン電極 (SD2) と同時に形成され、さらに、面素電極 (SL) は、ソース電極 (SD2) と一体に構成されている。

10105] 《蓄積容量 (Cstg)》面素電極 (SL) は、導電膜トランジスタ (TFT) と接続される端部と反対側の端部において、対向電圧信号線 (CL) と重なるように構成されている。

10106] この重ね合わせは、図4からも明らかのように、面素電極 (SL) を一方の電極 (PL2) とし、対向電圧信号 (CL) を他方の電極 (PL1) とする蓄積容量 (静電容量素子) (Cstg) を構成する。

10107] この蓄積容量 (Cstg) の静電容量は、導電膜トランジスタ (TFT) のゲート絶縁膜として使用される絶縁膜 (GI) および導電膜 (AO) で構成されている。

10108] 図1に示すように平面的には蓄積容量 (Cstg) は、対向電圧信号線 (CL) の導電膜 (g1) の部分に形成されている。

10109] 《保護膜 (PSV)》導電膜トランジスタ (TFT) 上には、保護膜 (PSV) が設けられている。

10110] 保護膜 (PSV) は、主に導電膜トランジスタ (TFT) を湿気等から保護するために設けられており、透明性が高く、しかも、耐湿性の良いものを使用する。

10111] 保護膜 (PSV) は、例えば、プラズマCVD装置で形成した酸化シリコン膜や窒化シリコン膜で形成されており、1μm程度の膜厚に形成する。

10112] 保護膜 (PSV) は、表示マトリクス部 (AR) の全体を囲むように形成され、周辺部は外部接線端子 (DTM、GTM) を露出されるように除去されている。

10113] 保護膜 (PSV) とゲート絶縁膜 (GI)

の厚さ関係に関しては、前者は保護効果を考え厚くされ、後者はトランジスタの相互コンダクタンス (gm) を考え薄くされる。

10114] 従って、保護効果の高い保護膜 (PSV) は、周辺部でもできるだけ広い範囲に亘って保護するようゲート絶縁膜 (GI) よりも大きく形成されている。

10115] 《カラーフィルタ基板》次に、図1、図2に示し、上部透明ガラス基板 (SUB2) 側 (カラーフィルタ基板) の構成を詳しく説明する。

10116] 《遮光膜 (BM)》上部透明ガラス基板 (SUB2) 側には、不要な隙間部 (面素電極 (SL) と対向電極 (CL)) の間以外の隙間部からの透過光が表示面側に出射して、コントラスト比等を低下させないように遮光膜 (BM) (いわゆるブラックマトリクス) が形成される。

10117] 遮光膜 (BM) は、外部光またはバックライト光がi型半導体層 (AS) に入射しないようにする役割も果たしている。

10118] すなわち、導電膜トランジスタ (TFT) のi型半導体層 (AS) は上下にある遮光膜 (BM) および大きなゲート電極 (GT) によってサンディッチにされ、外部の自然光やバックライト光が当たらない。

10119] 図1に示す遮光膜 (BM) の閉じた多角形の輪郭線は、その内部が遮光膜 (BM) が形成されない開口を示している。

10120] 遮光膜 (BM) は、光に対する遮断性を有し、かつ、面素電極 (SL) と対向電極 (CL) の間において、電界に影響を与えないように絶縁性の高い膜で形成されており、本発明の実施の形態では、黒色の顔料をレジスト材に混入し、1.2μm程度の厚さに形成している。

10121] 遮光膜 (BM) は、各面素の周囲に格子状に形成され、この格子で、面素の有効表示領域が仕切られている。

10122] 従って、各面素の輪郭が遮光膜 (BM) によってはっきりとすると、遮光膜 (BM) は、ブラックマトリクスと、i型半導体層 (AS) に対する遮光との2つの機能をもつ。

10123] つまり、遮光膜 (BM) は、ブラックマトリクスと、i型半導体層 (AS) に対する遮光との2つの機能をもつ。

10124] 遮光膜 (BM) は、周辺部にも網線状に形成され、そのパターンは、ドット状に複数の開口を設けた図1に示すマトリクス部のパターンと連続して形成されている。

10125] 周辺部の遮光膜 (BM) は、シールド部 (SLP) の外側に延長され、パシオン等の実装部に起因する反射光等の漏れ光が表示マトリクス部に入り込むのを防いでいる。

10126] 他方、この遮光膜 (BM) は上部透明ガラス基板 (SUB2) の縁よりも約0.3~1.0mm程度

内側に留められ、上部透明ガラス基板 (SUB2) の切斷領域を避けて形成されている。

10127] 《カラーフィルタ (FIL)》カラーフィルタ (FIL) は、面素に対向する位置に赤、緑、青の繰り返しでストライプ状に形成され、また、カラーフィルタ (FIL) は、遮光膜 (BM) のエッジ部分と重なるように形成されている。

10128] カラーフィルタ (FIL) は、次のようにして形成することができる。

10129] まず、上部透明ガラス基板 (SUB2) の表面にアクリル系樹脂等の染色基材を形成し、フォトリソグラフィ技術で赤色フィルタ形成領域以外の染色基材を除去する。

10130] この後、染色基材を赤色染料で染め、固着処理を施し、赤色フィルタ (R) を形成する。

10131] つぎに、同様な工程を施すことによって、緑色フィルタ (G)、青色フィルタ (B) を順次形成する。

10132] 《オーバーコート膜 (OC)》オーバーコート膜 (OC) は、カラーフィルタ (FIL) から染料が液晶層 (LCD) へ漏洩するのを防止し、および、カラーフィルタ (FIL)、遮光膜 (BM) による段差を平坦化するために設けられている。

10133] オーバーコート膜 (OC) はたとえばアクリル樹脂、エポキシ樹脂等の透明樹脂材料で形成されている。

10134] 《表示マトリクス部 (AR) 周辺部の構成》図5は、上下の透明ガラス基板 (SUB1、SUB2) を含む表示パネル (PNL) の表示マトリクス (AR) 部周辺の更部平面を示す図である。

10135] また、図6は、左側に走査回路が接続されるべき外部接続端子 (GTM) 付近の断面を、右側に外部接続端子がないところのシールド部付近の断面を示す図である。

10136] このパネルの製造では、小さいサイズであれば、スルーブット向上のため1枚のガラス基板で複数の個分のデバイスと同時に加工してから分割し、また、大きいサイズであれば、製造設備の共用のための品種でも標準化された大ききのガラス基板を加工してから、各品種に合ったサイズに小さくし、いずれの場合も一通りの工程を経てからガラスを切断する。

10137] 図5、図6は後者の例を示すもので、図5、図6の両図とも上下透明ガラス基板 (SUB1、SUB2) の切断後を表しており、図5に示すLHは両基板の切断後の縁を示す。

10138] いずれの場合も、完成状態では外部接続端子群 (Tg、Td) および端子 (CTM) (遮光膜) が存在する (図で上辺と左辺の) 部分は、それらが露出されるように上部透明ガラス基板 (SUB2) の大きさが下部透明ガラス基板 (SUB1) よりも内側に間隔され

ている。

【0139】端子群 (Tg, Td) は、それぞれ後述する走査回路接続用端子 (GTM)、映像信号回路接続用端子 (DTM) とそれらの引出配線部を乗置するチップ (CHI) が格納されたテープキャリアパッケージ (TCP) の図16、図17の単位に複数本とめて名付けたものである。

【0140】各群の表示マトリクス部から外部接続端子に至るまでの引出配線は、両端に近づくにつれ傾斜している。

【0141】これは、パッケージ (TCP) の配列ピッチ及び各パッケージ (TCP) における接続端子ピッチに表示パネル (PNL) の端子 (DTM, GTM) を合わせてある。

【0142】また、対向電極端子 (CTM) は、対向電極 (CL) に対向電圧 (Vcom) を外部回路から与えるための端子である。

【0143】表示マトリクス部の対向電圧信号線 (CL) は、走査回路用端子 (GTM) の反対側 (図では右側) に引き出し、各対向電圧信号線 (CL) を共通バスライン (CB) (対向電極接続信号線) で一纏めにし、対向電極端子 (CTM) に接続している。

【0144】透明ガラス基板 (SUB1, SUB2) の間にはその縁に沿って、液晶封入口 (INJ) を除き、液晶層 (LCD) を封止するようにシールパターン (SLP) が設けられる。

【0145】シールパターン (SLP) は、例えば、エポキシ樹脂から形成される。

【0146】配向膜 (OR1, OR2) の層は、シールパターン (SLP) の内側に形成され、また、偏光板 (POL1, POL2) は、それぞれ下部透明ガラス基板 (SUB1)、上部透明ガラス基板 (SUB2) の外側の表面に形成されている。

【0147】液晶層 (LCD) は、液晶分子の向きを規定する下部配向膜 (OR1) と上部配向膜 (OR2) との間でシールパターン (SLP) で仕切られた領域に封入される。

【0148】下部配向膜 (OR1) は、下部透明ガラス基板 (SUB1) 側の保護膜 (PSV) の上部に形成される。

【0149】本発明の実施の形態の液晶表示装置では、下部透明ガラス基板 (SUB1)、上部透明ガラス基板 (SUB2) を別個に種々の層を積み重ねて形成した後、シールパターン (SLP) を上部透明ガラス基板 (SUB2) 側に形成し、下部透明ガラス基板 (SUB1) と上部透明ガラス基板 (SUB2) とを重ね合わせ、シールパターン (SLP) の開口部 (INJ) から液晶 (LCD) を注入し、注入口 (INJ) をエポキシ樹脂などで封止し、上下基板を切断することによって組み立てられる。

1) を接続し、接続抵抗の低減を図るためのものであり、導電膜 (d2) は導電膜 (d1) と同一マスクで形成しているために覆っているものである。

【0162】図7 (A) の平面図において、ゲート絶縁膜 (G1) は、その境界線 (AO) よりも右側に、保護膜 (PSV) は、その境界線 (AO) よりも左側に形成されており、左端に位置する端子部 (GTM) はそれらから露出し外部回路との電気的接続ができるようになっている。

【0163】図7では、ゲート線 (GL) とゲート端子のうちの対のみが示されているが、実際はこのような対が上下に複数本並べられて、図5に示す端子群 (Tg) が構成され、ゲート端子の左端は、製造過程では、下部透明ガラス基板 (SUB1) の切断領域を越えて延長され配線 (SHg) (図示せず) によって短接される。

【0164】製造過程におけるこのような短接線 (SHg) は、隣接化時の給電と、配向膜 (OR1) のラビング時等の静電破壊防止に役立つ。

【0165】「ドレイン端子 (DTM) 部」図8は、表示マトリクス部 (AR) の映像信号線 (DL) からその外部接続端子であるドレイン端子 (DTM) までの接続を示す図であり、図8 (A) はその平面図であり、図8 (B) は、図8 (A) に示すB-B切断線における断面図である。

【0166】なお、図8は、図5における右上下近に对应し、図面の向きは便宜上変えてあるが右端方向が下部透明ガラス基板 (SUB1) の上端部に相当する。

【0167】図8において、TSTdは検査端子であり、ここには外部回路は接続されないが、プローブ針等を接触させるよう配線部より幅が広がられている。

【0168】同様に、ドレイン端子 (DTM) も外部回路との接続ができるよう配線部より幅が広がられている。

【0169】ドレイン端子 (DTM) は複数本上下方向に並べられ、図5に示す端子群 (Td) (図中省略) を構成し、さらに、ドレイン端子 (DTM) は、下部透明ガラス基板 (SUB1) の切断線を超えて延長され、製造過程では静電破壊防止のためその全てが互いに配線 (SHd) (図示せず) によって短接される。

【0170】検査端子 (TSTd) は、図8に示すように一本置き映像信号線 (DL) に設けられる。

【0171】ドレイン接続端子 (DTM) は、透明導電膜 (g2) の単層で形成されており、ゲート絶縁膜 (G1) を除去した部分で映像信号線 (DL) と接続されている。

【0172】ゲート絶縁膜 (G1) の端部に形成された半導体層 (AS) は、ゲート絶縁膜 (G1) の縁をテーパー状にエッチングするためのものである。

【0173】ドレイン接続端子 (DTM) 上では、外部回路との接続を行うため保護膜 (PSV) は勿論のこと

取り除かれている。

【0174】表示マトリクス部 (AR) からドレイン端子部 (DTM) までの引出配線は、映像信号線 (DL) と同じレベルの導電膜 (d1, d2) が、保護膜 (PSV) の途中まで形成されており、保護膜 (PSV) の中で透明導電膜 (g2) と接続されている。

【0175】これは、電熱し易いアルミニウム (Al) 系の導電膜 (d2) を保護膜 (PSV) やシールパターン (SLP) でできるだけ保護する狙いである。

【0176】「対向電極端子 (CTM) 部」図9は、対向電圧信号線 (CL) からその外部接続端子である対向電極端子 (CTM) までの接続を示す図であり、図9 (A) は、その平面図であり、図9 (B) は、図9 (A) に示すB-B切断線における断面図である。

【0177】なお、図9は、図5における左上下近に对应する。

【0178】各対向電圧信号線 (CL) は、共通バスライン (CB) で一纏めして対向電極端子 (CTM) に引き出されている。

【0179】共通バスライン (CB) は、導電膜 (g1) の上に導電膜 (d1)、導電膜 (d2) を積層した構造となっている。

【0180】これは、共通バスライン (CB) の抵抗を低減し、対向電圧が外部回路から各対向電圧信号線 (CL) に十分に供給されるようにするためである。

【0181】この構造によれば、特に新たに導電膜を付加することなく、共通バスライン (CB) の抵抗を下げられるのが特徴である。

【0182】共通バスライン (CB) の導電膜 (g1) は、導電膜 (d1)、導電膜 (d2) と電気的に接続されるように、層層参加はされておらず、また、ゲート絶縁膜 (G1) から露出している。

【0183】対向電極端子 (CTM) は、導電膜 (g1) の上に透明導電膜 (g2) が積層された構造になっている。

【0184】このように、その表面を保護し、また、電食等を防ぐために耐久性のよい透明導電膜 (g2) で、導電膜 (g1) を覆っている。

【0185】「表示装置全体等価回路」図10は、表示マトリクス部 (AR) の等価回路とその周辺回路の接続図を示す図である。

【0186】なお、図10は、回路図ではあるが、実際の幾何学的配置に対して描かれている。

【0187】図10において、ARは、複数の画素を二次元状に配列した表示マトリクス部 (マトリクス・アレイ) を示している。

【0188】図10中、SLは画素電極であり、添字G、BおよびRがそれぞれ緑、青および赤画素に対応して付加されている。

【0189】走査信号線 (GL) のy0, y1, ..., y

endは走査タイミングの順序を示している。
 [0190] 走査信号線 (GL) は垂直走査回路 (V) に接続されており、映像信号線 (DL) は映像信号線回路 (H) に接続されている。

[0191] 回路 (SUP) は、1つの電圧源から複数の分圧した安定化された電圧源を得るための電源回路やホスト (上位演算処理装置) からのCRT (陰極線管) 用の情報を (TFT) 液晶表示装置用の情報に交換する回路を含む回路である。

[0192] 《駆動方法》図11は、本発明の実施の形態の液晶表示装置における駆動時の駆動波形を示す図であり、図11(a)、図11(b)は、それぞれ、(i) 番目、(i) 番目の走査信号線 (GL) に印加されるゲート電圧 (走査信号電圧) (VG) を示している。

[0202] また、蓄積容量 (Cstg) は、薄膜トランジスタ (TFT) がスイッチングするときに、画素電圧 (Vs) に対するゲート電位変化 (ΔV_G) の影響を低減するようにも働く。

[0203] この様子を式で表すと、次のようになる。
 [0204]
$$[数1] \Delta V_s = [C_g / (C_g + C_{stg} + C_{pix})] \times \Delta V_G$$

ここで、 C_g は薄膜トランジスタ (TFT) のゲート電極 (GT) とソース電極 (SD1) との間に形成される寄生容量、 C_{pix} は画素電極 (SL) と対向電極 (CL') との間に形成される容量、 ΔV_s は ΔV_G による画素電圧電位の变化いかわゆるフィードバック電圧を表わす。

[0205] この変化分 (ΔV_s) は、液晶層 (LC) D) に加わる電流成分の原因となるが、保持容量 (C_{stg}) を大きくすればする程、その値を小さくすることができ、
 [0206] 液晶層 (LCD) に印加される電流成分の低減は、液晶層 (LCD) の寿命を向上し、液晶表示画面の切り替え時に前の画像が残るいわゆる残像を低減することができ、
 [0207] 前述したように、ゲート電極 (GT) は、i型半導体層 (AS) を完全に覆うよう大きくされている分、ソース電極 (SD1)、ドレイン電極 (SD2) とのオーバーラップ面積が増え、従って寄生容量 (C_g) が大きくなり、画素電極電位 (V_s) は、ゲート電圧 (走査信号電圧) (VG) の影響を受け易くなるという逆効果が生じる。

[0208] しかし、蓄積容量 (Cstg) を設けることによりこのデメリットも解消することができ、
 [0209] 《製造方法》つぎに、前記した液晶表示装置の下部透明ガラス基板 (SUB1) 側の製造方法について図12～図14を参照して説明する。

[0210] なお、図12～図14において、中央の文字は工程名の略称であり、左側は図3に示す薄膜トランジスタ (TFT) 部分、右側は図7に示すゲート端子付近の断面形状で加工の流れを示す。

[0211] 工程B、工程Dを除き、工程A～工程Iは各写真処理に对应して区分けしたもので、各工程のいずれの断面図も写真処理後の加工が終わったフォトリソグラフィを除去した段階を示している。

[0212] なお、以下の説明においては、写真処理は、フォトリソグラフィの露布からマスクを使用した選択露

光を照てそれを現像するまでの一連の作業を示すものとし、繰返しの説明は避ける。

[0213] 以下区分けした工程に従って、説明する。
 [0214] (工程A、図12) ガラスからなる下部透明ガラス基板 (SUB1) 上に、膜厚が3000オングストロームのアルミニウム (Al) - パラジウム (Pd) ミニウム (Ni) - タンタル (Ta) - シリコン (Si)、アル (Al) - チタン (Ti) - タンタル (Ta) 等からなる導電膜 (g1) をスパッタリングにより形成する。

[0215] 写真処理後、リン酸と硝酸と水酢酸と水との混合液で導電膜 (g1) を選択的にエッチングする。
 [0216] それによって、ゲート電極 (GT)、走査信号線 (GL)、対向電極 (CL')、ゲート端子 (GTM)、共通バスライン (CB) の第1導電膜、対向電極端子 (CTM) の第1導電膜、ゲート端子 (GTM) を接続する導電膜化バスライン (SHg) (図示せず) および陽極化バスライン (SHg) に接続された陽極化バスライン (図示せず) を形成する。

[0217] (工程B、図12) 直接描画による陽極化マスク (AO) の形成後、3%硝酸をアンモニアに希釈し、pH6.25±0.05に調整した溶液をエッチング液で1:9に希釈した液からなる陽極化液中に下部透明ガラス基板 (SUB1) を浸漬し、化成電流密度が0.5mA/cm²になるように調整する (定電流化成)。

[0218] 次に、所定膜厚のアルミニウム酸化膜 (AO) が得られるのに必要な化成電圧12.5Vに達するまで陽極化を行う。

[0219] その後、この状態で数10分保持することが望ましい (定電圧化成)。

[0220] これは均一なアルミニウム酸化膜 (AO) を得る上で大事なことである。

[0221] それによって、導電膜 (g1) が陽極化され、ゲート電極 (GT)、走査信号線 (GL)、対向電極 (CL')、対向電圧信号線 (CL) および電極 (PL1) 上に膜厚が1800オングストロームの陽極化膜 (AOF) が形成される。

[0222] (工程C、図12) 膜厚が1400オングストロームのITO膜からなる透明導電膜 (g2) をスパッタリングにより形成する。

[0223] 写真処理後、エッチング液として、塩酸と硝酸との混合液で透明導電膜 (g2) を選択的にエッチングすることにより、ゲート端子 (GTM) の最上層、ドレイン端子 (DTM) および対向電極端子 (CTM) の第2導電膜を形成する。

[0224] (工程D、図13) プラズマCVD装置にアンモニアガス、シランガス、窒素ガスを導入して、膜厚が2200オングストロームの窒化シリコン膜 (Si

NN) を設け、プラズマCVD装置にシランガス、水素ガスを導入して、膜厚が2000オングストロームのi型半導体シリコン (Si) 膜を設けたのち、プラズマCVD装置に水素ガス、ホスフィンガスを導入して、膜厚が3000オングストロームのN (+) 型半導体シリコン (Si) 膜を設ける。

[0225] (工程E、図13) 写真処理後、ドライエッチング装置として四塩化炭素 (CCl₄)、六弗化硫黄 (SF₆) を使用してN (+) 型半導体シリコン (Si) 膜、i型半導体シリコン (Si) 膜を選択的にエッチングすることにより、i型半導体層 (AS) の島を形成する。

[0226] (工程F、図13) 写真処理後、ドライエッチング装置として六弗化硫黄 (SF₆) を使用して、窒化シリコン膜を選択的にエッチングする。

[0227] (工程G、図14) 膜厚が600オングストロームのクロム (Cr) からなる導電膜 (d1) をスパッタリングにより設け、さらに膜厚が4000オングストロームのアルミニウム (Al) - タンタル (Ta) - アルミニウム (Al) - チタン (Ti) - タンタル (Ta) 等からなる導電膜 (d2) をスパッタリングにより設ける。

[0228] 写真処理後、導電膜 (d2) を、リン酸と硝酸と水酢酸と水とからなる陽極化エッチング液、導電膜 (d1) を陽極第2セリウムアンモン液でエッチングし、映像信号線 (DL)、ソース電極 (SD1)、ドレイン電極 (SD2)、画素電極 (SL)、電極 (PL2)、共通バスライン (CB) の第2導電膜、第3導電膜およびドレイン端子 (DTM) を短絡するバスライン (SHd) (図示せず) を形成する。

[0229] なお、本発明の実施の形態で用いているレジスト材は、東京化成工業株式会社レジストOFFPR800 (商品名) を用いた。

[0230] つぎに、ドライエッチング装置に四塩化炭素 (CCl₄)、六弗化硫黄 (SF₆) を導入して、N (+) 型半導体シリコン (Si) 膜をエッチングすることにより、ソースとドレイン間のN (+) 型半導体層 (d0) を選択的に除去する。

[0231] (工程H、図14) プラズマCVD装置にアンモニアガス、シランガス、窒素ガスを導入して、膜厚が1μmの窒化シリコン膜を設ける。

[0232] 写真処理後、ドライエッチング装置として六弗化硫黄 (SF₆) を使用した写真焼結技術で窒化シリコン膜を選択的にエッチングすることによって、保護膜 (PSV) を形成する。

[0233] 表示パネル (PNL) と駆動回路基板P (P) 図15は、図5等に示す表示パネル (PNL) に映像信号線回路 (H) と垂直走査回路 (V) を接続した状態を示す平面図である。

[0234] 図15において、CHIは表示パネル (P

23

NL)を駆動させる駆動ICチップであり、図15に示す下側の5個は垂直走査回路の駆動ICチップ、左の10個は映像信号駆動回路の駆動ICチップである。
 [0235] TCRは図16、図17で後述するように駆動ICチップ(CH1)がテープ・オートメイティド・ボンディング法(TAB)により実装されたテープキャリアパッケージ、PCB1は前記テープキャリアパッケージ(TCP)とコンデンサ等が実装された駆動回路基板で、映像信号駆動回路用と走査信号駆動回路用の2つに分割されている。

[0236] FGPはフレームグラントラックであり、シールドケース(SHD)に切り込んで設けられたパネルの板金が半田付けされる。

[0237] FCは下側の駆動回路基板(PCB1)と左側の駆動回路基板(PCB1)を電気的に接続するフラットケーブルである。

[0238] フラットケーブル(FC)としては、複数のリード線(リム)青銅の素材にスズ(Sn)鍍金を施したものをストライプ状のポリエチレン層とポリビニルアルコール層とでサンドイッチして支持したものを使用する。

[0239] TCPの接続構造 図16は、走査信号駆動回路(V)や映像信号駆動回路(H)を構成する集積回路チップ(CH1)がフレキシブル配線基板に搭載されたテープキャリアパッケージ(TCP)の断面構造を示す断面図であり、図17は、それを接続パネル(PNL)に接続した状態(図16では、走査信号回路用端子(GTM)に接続した状態)を示す断面図である。

[0240] 図16において、TTBは集積回路(CH1)の入力端子・配線部であり、TTMは集積回路(CH1)の出力端子・配線部であり、端子(TTB、TTM)は、例えば、銅(Cu)から成り、それらの内側の先端部(通称インナーリード)には、集積回路(CH1)のボンディングパッド(PAD)がいわゆるフェースダウンボンディング法により接続される。

[0241] 端子(TTB、TTM)の外側の先端部(通称アウトリード)には、それぞれ半導体集積回路チップ(CH1)の入力及び出力に対応し、半田付け等によりCRT/TFET変換回路・電源回路(SUP)であるいは、異方性導電膜(ACF)によって液晶表示パネル(PNL)が接続される。

[0242] パッケージ(TCP)は、その先端部が、パネル(PNL)側の接続端子(GTM)が露出される保護膜(PSV)を覆うようにパネルに接続されており、従って、外部接続端子(GTM)(またはDTM)は、保護膜(PSV)がパッケージ(TCP)の少なくとも一方で覆われるので電極に対して強く、

[0243] BFLはポリイミド等からなるベースフィルムであり、SRSは半田付けの際半田が溶け付くところ

25

[0256] 液晶層の厚み(ギャップ)は、 $3.9\mu\text{m}$ とし、リタデーション($\Delta n \cdot d$)は 0.316 とする。

[0257] このリタデーション($\Delta n \cdot d$)の値は、バックライトの波長特性のほぼ平均の波長の $1/2$ となる値に設定され、バックライトの波長特性との組み合わせにより、液晶層の透過光が白色(C光源、色度座標 $x=0.3101$, $y=0.3163$)となる様に設定される。

[0258] 偏光板の偏光透過軸と液晶分子の長軸方向のなす角が 45° になると最大透過率を得ることができ、可視光の範囲ないで波長依存性がほとんどない透過光を得ることができる。

[0259] なお、液晶層の厚み(ギャップ)は、ポリマビーズで制御している。

[0260] また、誘電率異方性($\Delta\epsilon$)は、その値が大きいが、駆動電圧が低減でき、さらに、屈折率異方性(Δn)は小さい方が、液晶層の厚み(ギャップ)を厚くでき、液晶の封入時間が短縮され、かつギャップばらつきを少なくすることができ。

[0261] 《配向膜》配向膜(OR)としては、ポリイミドを用いる。

[0262] 配向膜の配向(ランベング)方向、即ち、液晶層(LCD)の初期配向方向(RD)は、図1に示すように、上下基板で互いに平行、かつ、映像信号配線(DL)と平行(あるいは走査信号線(GL)に垂直)とする。

[0263] 《偏光板》図19は、本発明の実施の形態の液晶表示装置における印加電界方向、偏光板(POL1、POL2)の偏光透過軸(OD1、OD2)方向、および、液晶分子(LC)の駆動方向を示す図である。
 [0264] 図19に示すように、下側の偏光板(POL1)の偏光透過軸(OD1)と、上側の偏光板(POL2)の偏光透過軸(OD2)とは互いに直交し、また、偏光透過軸(OD1)と偏光透過軸(OD2)のいずれか一方は、液晶層(LCD)の初期配向方向(RD)と同一方向にされている。

[0265] これにより、本発明の実施の形態では、画素に印加される電圧(画素電圧S)と対向電極CL'の間の電圧)を増加させるに伴い、透過率が上昇するノーマルモード特性を得ることができる。

[0266] なお、画素に印加される電圧を増加させるに伴い、透過率が減少するノーマルモード特性を得るためには、下側の偏光板(POL1)の偏光透過軸(OD1)と、上側の偏光板(POL2)の偏光透過軸(OD2)とを、液晶層(LCD)の初期配向方向(RD)と同一方向にすればよい。

[0267] 図1に示すように、本発明の実施の形態では、画素電圧(S)および対向電極(CL')の対向面(互いに対向電極(CL')あるいは画素電極(S

26

L)と対向する面)を傾斜させ、画素電極(SL)および対向電極(CL')の対向面が、液晶層(LCD)の初期配向方向(RD)に対して、反時計方向に θ (あるいは時計方向に $-\theta$)の傾斜角を持つようにする。

[0268] これにより、液晶層(LCD)の液晶分子(LC)の初期配向方向(RD)と印加電界方向(E)とのなす角度を $90^\circ - \theta$ とし、1画素内の液晶駆動領域(対向電極(CL')と画素電極(SL)との間の領域)での液晶分子(LC)駆動方向を図19(d)のように規定する。

[0269] なお、傾斜角 θ は、 10° ないし 20° が最適である。

[0270] 本発明の実施の形態の液晶表示装置では、画素電極(SL)と対向電極(CL')との間で基板面にほぼ平行に電界(ED)を印加し、ねじれないホモジニアス配向された液晶層(LCD)の屈折率性を利用して表示する。

[0271] 液晶分子(LC)は基板面とその長軸を回転させるため、パネルを正面から見た場合と斜めから見た場合、さらには側面表示した場合において、液晶分子の見え方の差が小さいため、広い視野角が実現できる。

[0272] また、本発明の実施の形態では、液晶分子の駆動方向を液晶駆動領域内で揃えることにより、駆動電圧を低減し、応答速度を早くすることができ。
 [0273] 図20ないし図22は、図1に示す図面あるいは類似の図面をマトリクス状に配置する配置例を示す図である。

[0274] 本発明の実施の形態では、図20ないし図22に示す配置例のように、その対向面が、液晶層(LCD)の初期配向方向(RD)に対して、 θ あるいは $-\theta$ の傾斜角を持つ対向電極(CL')および画素電極(SL)を有する画素を組み合わせ、マトリクス状に配置することにより、画素間で液晶分子(LC)の駆動方向を異ならせることができる。

[0275] これにより、本発明の実施の形態では、ホモジニアス配向された液晶層(LCD)における統一された駆動方向に起因する白色色調の視角による不均一性を補償し、表示品質を向上させ、高画質の表示画像を得ることが可能となる。

[0276] 図20に示す配置例は、映像信号線(ID)に平行する各画素において、液晶層(LCD)の初期配向方向(RD)に対する、対向電極(CL')および画素電極(SL)の対向面の傾斜角が互いに等しくなるように、その対向面が、液晶層(LCD)の初期配向方向(RD)に対して、同じ傾斜角(θ あるいは $-\theta$)を持つ対向電極(CL')および画素電極(SL)を有する画素を、映像信号線(DL)に平行な方向に配置し、また、その対向面が、液晶層(LCD)の初期配向方向(RD)に対して、 θ あるいは $-\theta$ の傾斜角を持つ対向電極(CL')および画素電極(SL)を有する画

実施の形態1と相違するが、それ以外の構成は前記発明の実施の形態1と同じである。

[0287] 本発明の実施の形態では、図24に示すように、画素電極(SL)は、対向電極(C)と対向する面が斜め下方方向に延びる三角形形状、また、対向電極(CL')は、対向電極(SL)から上方方向に突出した、対向面(画素電極(SL)と対向する面)が斜め上方方向に延びる梯形形状と対向する面、対向電極(SL)と対向電極(CL')の間の領域は1画素内で4分割されている。

[0288] 本発明の実施の形態では、配向膜の配向(ラビング)方向、即ち、液晶層(LCD)の初期配向方向(RD)は、図24に示すように、上下基板で互いに平行、かつ、映像信号線(DL)と平行(あるいは走査信号線(GL)と垂直)とする。

[0289] また、図24に示すように、本発明の実施の形態では、画素電極(SL)および対向電極(C)の対向面(互いに対向電極(CL')あるいは画素電極(SL)と対向する面)を傾斜させ、画素電極(SL)および対向電極(CL')の対向面が、液晶層(LCD)の初期配向方向(RD)に対して、反時計方向に θ 、 $-\theta$ (あるいは時計方向に $-\theta$ 、 θ)の傾斜角を持つようにする。

[0290] これにより、液晶層(LCD)の液晶分子(LC)の初期配向方向(RD)と印加電界方向(E)とのなす角度を $90^\circ - \theta$ 、 $90^\circ + \theta$ とし、1画素内の液晶駆動領域(対向電極(CL')と画素電極(SL)との間の領域)での液晶分子(LC)駆動方向を図25(d)のように規定する。

[0291] したがって、本発明の実施の形態では、液晶分子(LC)の駆動方向を、1画素内で2方向とすることができ。

[0292] 本発明の実施の形態の液晶表示装置においては、画素電極(SL)と対向電極(CL')の間に基板面にほぼ平行に電界(E)を印加し、ねじれの無い液晶分子(LC)の駆動方向を、1画素内で2方向とすることができ。

[0293] 液晶分子(LC)は、基板面とその長軸を回転させるため、パネルを正面から見た場合と斜めから見た場合、さらにには階調表示した場合において、液晶分子の見え方の差が小さいため、広い視野角が実現できる。

[0294] また、液晶分子(LC)の駆動方向を液晶駆動領域内で揃えることができる。

[0295] なお、この時、傾斜度 θ は $10 \sim 20^\circ$ が最適である。

[0296] 本発明の実施の形態では、1画素内の液晶駆動領域毎に液晶分子(LC)の駆動方向を異ならせることができ、ホモジニアス配向された液晶層(LCD)

素内の液晶駆動領域(対向電極(CL')と画素電極(SL)との間の領域)で液晶分子(LC)駆動方向を、図29(b)のように規定する。

[0307] したがって、本発明の実施の形態においては、液晶分子(LC)の駆動方向を、1画素内で2方向とすることができる。

[0308] 本発明の実施の形態の液晶表示装置においては、画素電極(SL)と対向電極(CL')との間で、基板面にほぼ平行に電界(E)が印加され、ねじれないホモジニアス配向された液晶層(LCD)の複屈折性を利用して表示する。

[0309] 液晶分子(LC)は、基板面とその長軸を回転させるため、パネルを正面から見た場合と斜めから見た場合、さらにには階調表示した場合において、液晶分子の見え方の差が小さいため、広い視野角が実現できる。

[0310] また、液晶分子(LC)の駆動方向を液晶駆動領域内で揃えることにより、駆動電圧を低減し、応答速度を早くすることができる。

[0311] なお、この時、角度 θ は $10 \sim 20^\circ$ が最適である。

[0312] 本発明の実施の形態では、1画素内の液晶駆動領域で、液晶分子(LC)の駆動方向を異ならせることができ、ホモジニアス配向された液晶層(LCD)における統一された駆動方向に起因する白色調の視角による不均一性を1画素内で補償し、表示品質を向上させ、高画質の表示画像を得ることが可能となる。

[0313] 図30、図31は、図28に示す画素および駆動の画素を、マトリクス状に配置する配置例を示す図である。

[0314] 図30に示す配置例は、図28に示す画素をマトリクス状に配置した配置例であり、また、図31に示す配置例は、映像信号線(DL)に平行な方向で、図28に示す画素、および、図28に示す画素と映像信号線(DL)方向で対称である画素を、対向電圧信号線(CL)を2画素で共有しながら交互に並べてマトリクス状に配置した配置例である。

[0315] 図30、図31に示す配置例において、液晶層(LCD)の液晶分子(LC)の駆動方向は、いずれも2方向となるが、図31に示す配置例では、隣接する各画素において、液晶分子(LC)の駆動方向が異なるため、白色調の視角による不均一性に対する補償効果をさらに向上させることができる。

[0316] また、前記発明の実施の形態1、本発明の実施の形態2よりも、1画素あたりの表示面積を大きくすることができ、高輝度、低消費電力の表示が可能となる。

[0317] 本発明の実施の形態4] 図32は、本発明の他の発明の実施の形態(発明の実施の形態4)であるアクティブマトリクス方式のカラー液晶表示装置の一面素とその周辺を示す平面図である。

における統一された駆動方向に起因する白色調の視角による不均一性を1画素内で補償し、表示品質を向上させ、高画質の表示画像を得ることが可能となる。

[0297] 図26、図27は、図24に示す画素あるいは類似の画素をマトリクス状に配置する配置例を示す図である。

[0298] 図26に示す配置例は、図24に示す画素をマトリクス状に配置した配置例であり、また、図27に示す配置例は、映像信号線(DL)に平行な方向で、図24に示す画素、および、図24に示す画素と対向電極(CL')と画素電極(SL)の形状が対称である画素を交互に並べてマトリクス状に配置した配置例である。

[0299] 図26、図27に示す配置例において、液晶層(LCD)の液晶分子(LC)の駆動方向は、いずれも2方向となるが、図27に示す配置例では、隣接する各画素において、液晶分子(LC)の駆動方向が異なるため、白色調の視角による不均一性に対する補償効果をさらに向上させることができる。

[0300] 本発明の実施の形態3] 図28は、本発明の他の発明の実施の形態(発明の実施の形態3)であるアクティブマトリクス方式のカラー液晶表示装置の一面素とその周辺を示す平面図である。

[0301] 図29は、本発明の実施の形態の液晶表示装置における印加電界方向、偏光板(POL1、POL2)の偏光透過軸(OD1、OD2)方向、および、液晶分子(LC)の駆動方向を示す図である。

[0302] なお、本発明の実施の形態は、画素電極(SL)および対向電極(CL')の形状が前記発明の実施の形態1と相違するが、それ以外の構成は前記発明の実施の形態1と同じである。

[0303] 本発明の実施の形態においては、図28に示すように、画素電極(SL)は、画素の表示領域内(透光域(BM)の開口領域)の部分が傾斜部とされた上開きのコの字型、また、対向電極(CL')は対向電圧信号線(CL)から上方方向に突出した梯形形状をしており、画素電極(SL)と対向電極(CL')の間の領域は1画素内で4分割されている。

[0304] 本発明の実施の形態では、配向膜の配向(ラビング)方向、即ち、液晶層(LCD)の初期配向方向(RD)は、図28に示すように、上下基板で互いに平行、かつ、映像信号線(DL)と平行(あるいは走査信号線(GL)と垂直)とする。

[0305] また、対向電極(CL')を、液晶層(LCD)の初期配向方向(RD)と平行にし、画素電極(SL)を傾斜させ、画素電極(SL)が、液晶層(LCD)の初期配向方向(RD)に対して、反時計方向に θ 、 $-\theta$ の傾斜角を持つようにする。

[0306] これにより、液晶層(LCD)の液晶分子(LC)の初期配向方向(RD)と印加電界方向(E)とのなす角度を $90^\circ - \theta$ 、 $90^\circ + \theta$ とし、1画

素を、走査信号線(GL)に平行な方向に交互に配置した配置例である。

[0277] また、図21に示す配置例は、その対向面が、液晶層(LCD)の初期配向方向(RD)に対して、 θ あるいは $-\theta$ の傾斜角を持つ対向電極(CL')および画素電極(SL)を有する画素を、映像信号線(DL)に平行な方向に交互に配置し、さらに、走査信号線(GL)に平行する各画素において、液晶層(LCD)の初期配向方向(RD)に対する、対向電極(C)および画素電極(SL)の対向面が互いに等しくなるように、その対向面が、液晶層(LCD)の初期配向方向(RD)に対して、同じ傾斜角(θ あるいは $-\theta$)を持つ対向電極(CL')および画素電極(SL)を有する画素を、走査信号線(GL)に平行な方向に配置した配置例である。

[0278] さらに、図22に示す配置例は、その対向面が、液晶層(LCD)の初期配向方向(RD)に対して、 θ あるいは $-\theta$ の傾斜角を持つ対向電極(CL')および画素電極(SL)を有する画素を、映像信号線(DL)および走査信号線(GL)に平行な方向に交互に配置した配置例である。

[0279] 図20ないし図22に示す配置例においては、液晶層(LCD)の液晶分子(LC)の駆動方向は、いずれも2方向となるが、図22に示す配置例では、隣接する各画素において、液晶分子(LC)の駆動方向が異なるため、白色調の視角による不均一性に対する補償効果をさらに向上させることができる。

[0280] 本発明の実施の形態では、図23で定義する視角において、全方向に渡り θ が 50° までの範囲では完全に白色調が均一で、視角方向に対する不均一性を向上させる。

[0281] また、非階調反転領域は、特性が平均化されて、全方向で非階調反転領域が平均化され、特定の方向で、特性が落ちるという問題が解決される。

[0282] これは、コントラスト比の視角依存性についても同様である。

[0283] 以上、説明したように、本発明の実施の形態では、色調、階調反転、コントラスト比の視角方向に対する均一性を向上でき、ブラウン管により近い広視野角の液晶表示装置を得ることができる。

[0284] 本発明の実施の形態2] 図24は、本発明の他の発明の実施の形態(発明の実施の形態2)であるアクティブマトリクス方式のカラー液晶表示装置の一面素とその周辺を示す平面図である。

[0285] 図25は、本発明の実施の形態の液晶表示装置における印加電界方向、偏光板(POL1、POL2)の偏光透過軸(OD1、OD2)方向、および、液晶分子(LC)の駆動方向を示す図である。

[0286] なお、本発明の実施の形態は、画素電極(SL)および対向電極(CL')の形状が前記発明の

【0318】図33は、本発明の実施の形態の液晶表示装置における印加電界方向、偏光板 (POL1, POL2) の偏光透過軸 (OD1, OD2) 方向、および、液晶分子 (LC) の駆動方向を示す図である。

【0319】なお、本発明の実施の形態は、画素電極（SL）および対向電極（CL'）の形状が前記発明の実施の形態1と相違するが、それ以外の構成は前記発明の実施の形態1と同じである。

【0320】本発明の実施の形態では、図32に示すように、面素電極（SL）は下方向に延びる直線形状、対向電極（CL）は対向電圧信号線（CL）から上方向に延びる直線形状であり、面素の表示領域内の部分が上方向に延びる直線形状をしており、面素電極（SL）と対向電極（CL）の間の領域は上面素内で2分割されている。

【0321】また、本発明の実施の形態においては、図332中のA部に示すように、対向電極（CL'）における画素の表示領域外の部分、画素電極（SL）と対向する側が、テーパー状に形成される。

【0322】これにより、図案の表示領域外の部分で、対向電極 (CL') と画素電極 (SL) とが、保護膜 (PSV) を介して、反時計方向に θ 、 $-\theta$ の角度をもつて交差されている。

【0323】この交差部は、対向電極 (CL') および
可変電極 (SL) との電極間距離が最も短く、最も強い
電界が加わるために、液晶層 (LCD) に電界 (ED)
が印加されると、この交差部の液晶層 (LCD) の液晶
分子 (LC) が速早く運動し始める。

【0324】これにより、画素の表示領域における対向電極（CL'）と画素電極（SL）との間の液晶駆動電圧（V_{CL'}）は、交差部の液晶分子（LC）は、交差部の液晶分子（LC）は、交差部方向の影響を受け、交差部の液晶分子（LC）と同じ方向に駆動される。

【0325】このように、本発明の実施形態では、前記文部省により、液晶層 (LCD) の液晶分子 (LC) の初期駆動方向を規定する。

【0326】即ち、本発明の実施の形態では、対向電極 (CL') と画素電極 (SL) との交差角度を反時計方向に θ 、 $-\theta$ とし、対向電極 (CL') と画素電極 (SL) との間での液晶分子 (LC) の駆動方向を図 33 (b) のように規定する。

【0327】したがって、本発明の実施の形態において、 θ は、液晶分子（LC）の駆動方向を、1画面内で2方向にスキャンすることができる。

【0328】なお、角度 θ は、 0° を越え 90° 未満であればよいが、 $30^\circ \sim 60^\circ$ が最適である。

【0329】また、本発明の実施の形態では、配向膜の配向（ラビング）方向、即ち、液晶層（LCD）の初期配向方向（RD）は、図32に示すように、上下基板で互いに平行、かつ、映像信号線（DL）と平行（あるいは走査信号線（GL）と垂直）とする。

【0330】本発明の実施の形態の液晶表示装置においても、画素電極（SL）と対向電極（CL'）の間で基板面内ほぼ平行に電界（ED）を印加し、ねじれない液晶分子が配向された液晶層（LCD）の複屈折性を利用して表示する。

【0331】液晶層 (LCD) の液晶分子 (LC) は基板面でその長軸を回転させるため、パネルを正面から見た場合と斜めから見た場合、さらには階層表示した場合には、液晶分子の見え方の差が小さいため、広い視野角が実現できる。

【0332】また、液晶分子(LC)の初期駆動方向を規定し、液晶駆動方向を描えることにより、駆動電圧を低減し、応答速度を早くすることができる。

【0333】また、本発明の実施の形態では、1画素内に液晶駆動電極毎に液晶分子（LC）の駆動方向を異ならせることができ、各モジヤス配向された液晶層（LCD）における不均一性を1画素内で補償補償し、表示品の視角による不均一性を1画素内で補償補償し、表示品質を向上させ、高画質の表示画像を得ることが可能となる。

【0334】図34、図35は、図32に示す画素あるいは類似の画素をマトリクス状に配置する配置例を示す図である。

【0351】図34に示す配置例は、図32の面素をマトリクス状に配置した配置例であり、また、図35に示す配置例は、映像信号線(DL)に平行な方向で図32に示す面素とは映像信号線(DL)方面で対称である面素を、対向電圧信号線(CDL)を2箇所共有しながら交互に並べてマトリクス状に配置した配置例である。

【0336】図34、図35に示す配置例において、液晶分子（LC）の配向方向は、いずれも2方向となるが、図35に示す配置例では、隣接する各画素において、液晶分子（LC）の配向方向が異なるため、白色画素の傾角による不均一性に対する補償効果をさらに向上させることができる。

【0337】また、本発明の実施の形態では、面素電極【0337】および対向電極（C1）が、配向膜のラビング方向と平行に形成されるため、配向膜をラビングする方向に、面素電極形成領域内の電極層の部分にバフ布の毛がスームズに当てることが可能となるので、電極の端部近辺でのラビング処理が均滑かつ均一に行われるので、電極層の部分の液漏層の液品分子の配向を良好にすることが可能となる。

【0338】発明の実施の形態5]図36は、本発明の他の発明の実施の形態（発明の実施の形態5）であるアクティブマトリクス方式のカラー液晶表示装置の一面とその周辺を示す平面図である。

【0339】図37は、本発明の実施の形態の液晶表示装置における印加電界方向、偏光板(POL)、POL

2) の偏光透過軸 (OD1, OD2) 方向、および、液晶分子 (LC) の駆動方向を示す図である。

【0341】本発明の実施の形態では、図36に示すように、固着電極(SL)は、固着の表示領域内の部分の下方方向に延びる直線形状、対向電極(CL')は対向電圧信号線(CL)から上方方向に突出した櫛歯形状をしており、固着電極(SL)と対向電極(CL')の間の領域は1画素内で2分割されている。

【0342】また、本発明の実施の形態では、図36中のA部に示すように、画素電極（SL）の下側で対向電極（CL）に近接する部分が台形形状に形成され、画素の表示領域外の部分で、対向電極（CL'）と画素電極（SL）とが、保護膜（PSV）を介して、反対方向に θ 、 $-\theta$ の角度をもって交差されている。

【0343】本発明の実施形態においても、前記交差部により、液晶層 (LCD) の液晶分子 (LC) の初期運動方向を図 37 (b) のように規定する。

【0344】即ち、前記発明の実施の形態4では、直線形状の画素電極(SL)と角度を持った対向電極(C_{L'})で液晶分子(LC)の初期駆動方向を規定し表示

を行っているのに対し、本発明の実施の形態では、直線形状の対向電極 (CL') と角度を持った画素電極 (SL) で、液晶層 (LCD) の液晶分子 (LC) の初期駆動方向を規定し、表示を行っている。

【0345】したがって、本発明の実施の形態においても、液晶分子（LC）の駆動方向を、1画素内で2方向とすることができる。

【0346】なお、角度 θ は、 0° を越え 90° 未満であればよいが、 $30^\circ \sim 60^\circ$ が最適である。

【0347】また、本発明の実施の形態では、配向膜の配向（ランピング）方向、即ち、液晶層（LCD）の初期配向方向（RD）は、図36に示すように、上下基板で互いに平行、かつ、映像信号線（DL）と平行（あるいは走査信号線（GL）と垂直）とする。

【0348】図38、図39は、図36に示す画素あるいは類似の画素をマトリクス状に配置する配置例を示す図である。

【0349】本發明の実施の形態においても、前記表示の実施の形態3と同様に、ホモジニアス配向された液晶層(LCD)における統一された駆動方向に起因する白濁(色色調の不均一性)を1画面内で補償し、表示品質を向上させ、高画質の表示画像を得ることが可能となる。

【0350】また、本発明の実施の形態においても、配向膜をラビング処理する際に、画素の表示領域内の電極の端面付近でのラビング処理が円滑かつ確実に行われる

ので、電極膜の部分の液晶層の液晶分子の配向を良好にすることが可能となる。

【0351】【発明の実施の形態6】図40は、本発明の他の発明の実施の形態（発明の実施の形態6）である。アクティブマトリクス方式のカラータンデム表示装置の一面とその周辺を示す平面図である。

【0352】図41は、本発明の実施の形態の液晶表示装置における印加電界方向、偏光板(POL1、POL2)の偏光透過軸(OD1、OD2)方向、および、液晶分子(LC)の駆動方向を示す図である。

【0353】なお、本発明の実施の形態は、面素電極（SL）および対向電極（CL'）の形状が前記発明の実施の形態1と相違するが、それ以外の構成は前記発明の実施の形態1と同じである。

【0354】本発明の東端の形態においては、図40に示すように、面差電極(SL)は、下開きのコの字型、また、対向電極(CL')は対向電圧信号線(CL)から上方向に突起した増幅形状をしており、面差電極(SL)と対向電極(CL')の間の領域は1画素内で4分割されている。

【035】また、本発明の実施の形態では、図40中のA部に示すように、面素電極(SL)は、対向電極(CL')に近接する部分がテーパー形状にされ、面素の表示領域外の部分で、対向電極(CL')と面素電極(SL)とが、保護膜(PSV)を介して、反時計方向に θ 、 $-\theta$ の角度をもって交差されている。

【0356】前記駆動の実施の形態4で説明した如く、この交差部は、対向電極 (CL') および隔壁電極 (S) との電極間距離が最も短い電界が加わるために、液晶層 (LCD) に電界 (E) が印加される。また、この交差部の液晶層 (LCD) の液晶分子 (LC) は、この交差部を通過し始め、これにより、図中の表示領域内に於ける隔壁電極 (SL) と中央の対向電極 (CL') との間での液晶駆動領域での液晶分子 (LC) は、交差部 (図4.0中のA部) の液晶分子 (LC) の初期駆動方向に逆転を受け、交差部の液晶分子 (LC) と同じ方向に移動する。

【0357】また、本発明の実施の形態においては、図40中のB部に示すように、対向電極(CL')におけると画素部を形成する領域外の部分の、画素電極(SL)と近接する部分の側面が、画素電極(SL)と同様にテーパ状にされ、当該テーパ状にされた対向電圧信号線(CL)と、中央部の対向電極(CL')とのなす角度は、反時計方向に θ 、 $\theta=0$ とされている。

【0358】さらに、図40に示すB部では、対向電極(CL')と画素電極(SL)との間隔が、画素の表示領域(透光層(BM)の開孔領域)内における対向電極(CL')と画素電極(SL)との間隔よりも狭くされている。

【0359】このように、図40に示すB部では、面裏

を、前記発明の実施の形態2、4、5と同様にすることにより、液晶分子(LC)の駆動方向の規定に有効となり、駆動電圧の低下が見込める。

【0401】【発明の実施の形態9】図50は、本発明の他の発明の実施の形態(発明の実施の形態9)であるアクティブマトリクス方式のカラー液晶表示装置の一面とその周辺を示す平面図である。

【0402】図51は、図50に示すa-a'切断線における面図である。

【0403】本発明の実施の形態は、対向電極(C)において、液晶電極(SL)と同様に形成されている以外は、前記発明の実施の形態1と同じである。

【0404】図51に示すように、本発明の実施の形態においては、液晶電極(SL)と対向電極(CL')は、対向電極(CL')と対向電極(C)と同様に形成されており、対向電極(CL')と対向電極(C)とは、ゲート絶縁膜(GI)にスルーホール(SH)を形成し、両者を電気的に接続している。

【0405】ここで、対向電極信号線(CL)をアルミニウム(A1)系の導電膜(g1)で形成する場合に、対向電極(CL')と対向電極信号線(CL)とは、接続をとるために、対向電極信号線(CL)とそれと同一材料、同一工程で形成されるものについて層間酸化は行わない。

【0406】なお、この場合に、対向電極信号線(C)と、および、それと同一材料、同一工程で形成される導電膜としてクロム(Cr)を用いれば、層間酸化を行う必要がない。

【0407】また、対向電極信号線(CL)を液晶電極(SL)と同様に設けることにより、スルーホールを(SH)構成しないようにすることも可能であり、さらに、液晶電極(SL)を対向電極(CL')と同様に同一工程で形成してもよい。

【0408】本発明の実施の形態の液晶表示装置においても、前記発明の実施の形態1と同様に、その対向面が、液晶層(LCD)の初期配向方向(RD)に対して、あるいは-θの傾斜角を持つ対向電極(CL')を有する面を組み合わせ、ホモジニアス配向を有する液晶層(LCD)における統一された駆動方向に起因する白色色調の発色による不均一性を補償し、表示品質を向上させ、高画質の表示面像を得ることが可能となる。

【0409】また、前記発明の実施の形態2ないし発明の実施の形態7においても、対向電極(CL')を面を、1画面内で2または4に分割するようにして、画素電極(SL)と対向電極(CL')とを局所的に追加することにより、面を液晶電極(SL)と対向電極(C)の間の間隙を、1画面内で2または4以上に分割することも可能である。

【0410】【発明の実施の形態10】図52は、本発明の他の発明の実施の形態(発明の実施の形態10)であるアクティブマトリクス方式のカラー液晶表示装置の

一面とその周辺を示す平面図である。

【0411】本発明の実施の形態は、以下の構成を除いて、前記発明の実施の形態1と同じである。

【0412】本発明の実施の形態は、前記発明の実施の形態1に示す液晶表示装置において、隣接する走査信号線(GL)から対向電極(CL')に、対向電極(Vcom)を供給するようにした発明の実施の形態である。

【0413】図52に示すように、本発明の実施の形態においては、ゲート電極(GT)、および、対向電極(CL')が、走査信号線(GL)と接続して一体に構成される。

【0414】また、映像信号線(DL)と交差する部分は、映像信号線(DL)との短絡の確率を小さくするため、短絡し、また、短絡しても、レーザートリミングで切り落すことができるように二重に設けられている。

【0415】ここで、対向電極(CL')は、1つ前のラインの走査信号線(GL)に接続される。

【0416】なお、本発明の実施の形態における面図(図1に示すa-a'切断線における断面)は、図2と同じである。

【0417】図53は、本発明の実施の形態の液晶表示装置における表示マトリクス部(AR)の等化回路とその周辺回路を示す図である。

【0418】図53も、回路図ではあるが、実際の線荷学的配置に対応して描かれている。

【0419】図53において、ARは、複数の面を二次元状に配列した表示マトリクス部(マトリクス・アレイ)を示している。

【0420】図53中、SLは液晶電極であり、数字ndは走査タイミングの順序を示している。

【0421】走査信号線(GL)は垂直走査回路(V)に接続されており、映像信号線(DL)は映像信号線回路(H)に接続されている。

【0422】回路(SUP)は、1つの電圧源から複数の分圧した安定化された電圧源を得るための電圧回路やホスト(上位演算処理装置)からのCRT(陰極線管)用の情報を(TFT)液晶表示装置用の情報に交換する回路を含む回路である。

【0423】図54は、本発明の実施の形態の液晶表示装置における駆動時の駆動波形を示す図であり、図54(a)、図54(b)は、それぞれ、(i-1)番目、(i)番目の走査信号線(GL)に供給されるゲート電圧(走査信号電圧)(VG)を示している。

【0424】なお、図54では、(i)は偶数であり、(i-1)番目の走査信号線(GL)は奇数番目の走査信号線(GL)を、(i)番目の走査信号線(GL)は偶数番目の走査信号線(GL)をそれぞれ

示している。

【0425】また、図54(c)は、映像信号線(DL)に印加される映像信号電圧(VD)を示し、さらに、図54(d)は、(i)行、(j)列の面における映像電極(SL)に印加される映像電極電圧(Vs)を示し、図54(e)は、(i)行、(j)列の面における液晶層(LCD)に印加される電圧(VLC)を示している。

【0426】本発明の実施の形態の液晶表示装置の駆動方法においては、走査信号線(GL)から対向電極(C)に、対向電圧(Vcom)を印加しなければならないので、走査信号線(GL)に供給されるゲート電圧(VG)の非選択電圧を、各フレーム毎に、VGLHとVGLLの2値の矩形波、あるいは、VGLHとVGLLの2値の矩形波で変化する。

【0427】さらに、隣接する走査信号線(GL)に供給されるゲート電圧(VG)の非選択電圧の変化が同じにならないようにする。

【0428】図54(a)、図54(b)に示す例では、(i-1)番目の走査信号線(GL)に供給されるゲート電圧(VG)の非選択電圧は、各フレームで、VGLH、VGLLの2値、偶フレームで、VGLH、VGLLの2値、奇フレームで、VGLH、VGLLの2値で変化する。

【0429】この場合に、VGLHとVGLLの中心電圧はVGLHとVGLLの中心電圧はVGLHであり、VGLHとVGLLの振幅値、および、VGLHとVGLLの振幅値は、等しく2VBとする。

【0430】本発明の実施の形態の液晶表示装置においても、その対向面が、液晶層(LCD)の液晶分子(L)の初期配向方向に対して、あるいは-θの傾斜角を持つ対向電極(CL')および面を液晶電極(SL)を有する面を組み合わせ、ホモジニアス配向を有する液晶層(LCD)における統一された駆動方向に起因する白色色調の発色による不均一性を補償し、表示品質を向上させ、高画質の表示面像を得ることが可能となる。

【0431】また、前記発明の実施の形態2ないし発明の実施の形態7においても、隣接する走査信号線(GL)から対向電極(CL')に、対向電圧(Vcom)を供給し、かつ、対向電極(CL')を面を液晶電極(SL)と同様に形成することが可能であり、それにより、前記各発明の実施の形態と同様の効果を得ることが可能である。

【0432】さらに、本発明の実施の形態の液晶表示装置においては、開口率を向上させることが可能となる。

【0433】【発明の実施の形態11】図55は、本発明の他の発明の実施の形態(発明の実施の形態11)であるアクティブマトリクス方式のカラー液晶表示装置の一面とその周辺を示す平面図である。

【0434】本発明の実施の形態は、前記発明の実施の形態10に示す液晶表示装置において、対向電極(C)を面を液晶電極(SL)と同様に形成した発明の実施の形態である。

【0435】図55に示すように、本発明の実施の形態の液晶表示装置においては、ゲート電極(GT)が、走査信号線(GL)と接続して一体に構成される。

【0436】また、対向電極(CL')は、スルーホール(SH)を介して1つ前の走査信号線(GL)に接続される。

【0437】なお、本発明の実施の形態における面図(図50に示すa-a'切断線における断面)は、図51と同じである。

【0438】この場合に、走査信号線(GL)をアルミニウム(A1)系の導電膜(g1)で形成する場合に、対向電極(CL')と走査信号線(GL)との接続をとるために、走査信号線(GL)とそれと同一材料、同一工程で形成されるものについて層間酸化は行わない。

【0439】なお、この場合に、走査信号線(GL)を、および、それと同一材料、同一工程で形成される導電膜としてクロム(Cr)を用いれば、層間酸化を行う必要がない。

【0440】本発明の実施の形態の液晶表示装置においても、その対向面が、液晶層(LCD)の液晶分子(L)の初期配向方向に対して、あるいは-θの傾斜角を持つ対向電極(CL')および面を液晶電極(SL)を有する面を組み合わせ、ホモジニアス配向を有する液晶層(LCD)における統一された駆動方向に起因する白色色調の発色による不均一性を補償し、表示品質を向上させ、高画質の表示面像を得ることが可能となる。

【0441】また、前記発明の実施の形態2ないし発明の実施の形態7においても、隣接する走査信号線(GL)から対向電極(CL')に、対向電圧(Vcom)を供給し、かつ、対向電極(CL')を面を液晶電極(SL)と同様に形成することが可能であり、それにより、前記各発明の実施の形態と同様の効果を得ることが可能である。

【0442】さらに、本発明の実施の形態の液晶表示装置においては、開口率を向上させることが可能となる。

【0443】なお、前記各発明の実施の形態において、面を、1画面内で2または4に分割するようにして、画素電極(SL)と対向電極(CL')とを局所的に追加することにより、面を液晶電極(SL)と対向電極(C)の間の間隙を、1画面内で2または4以上に分割することも可能である。

【0444】【発明の実施の形態12】図56は、本発明の他の発明の実施の形態(発明の実施の形態12)であるアクティブマトリクス方式のカラー液晶表示装置の一面とその周辺を示す平面図である。

【0446】
【発明の効果】本願において開示される発明のうち代表的なものによって得られる効果を簡単に説明すれば、下記の通りである。

【0447】(1) 本発明によれば、境界方式を採用したアクティブマトリクス型液晶表示装置において、互いに色調を低減することが可能となる。

【0448】さらに、階調反転しにくい液晶分子の短軸方向と、階調反転しやすい液晶分子の長軸方向との特性が平均され、階調反転に弱い方向での非階調反転視野角を拡大することが可能となる。

【0449】これにより、全方位における視野角の範囲を向上させ、かつ、階調の均一性及び色調の均一性が全方位で平坦化または拡大することが可能となる。

【0450】(2) 本発明によれば、液晶分子の駆動方向を液晶駆動領域内で揃えることが可能であり、駆動電圧を低減し、応答速度を早くすることが可能である。

【0451】(3) 本発明によれば、液晶層の液晶分子の初期配向方向が、単一方向であるため、製造プロセスを増加させる必要がない。

【0452】(4) 本発明によれば、極めて広視野角であり、色調の歪み特性に優れ、プラクティブな視野角を実現でき、高コントラストを有し、表示品質にも優れた極めて高画質の液晶表示装置を得ることが可能となる。

【図面の簡単な説明】

【図1】本発明の一発明の実施の形態（発明の実施の形態1）であるアクティブマトリクス型カラー液晶表示装置の一面とその周辺を示す要部断面図である。

【図2】図1のa-a'切断線における断面図である。

【図3】図1の4-4切断線における薄膜トランジスタ素子（TFT）の断面図である。

【図4】図1の5-5切断線における蓄積容量（Cap）の断面図である。

【図5】発明の実施の形態1の液晶表示装置における表示パネル（PNL）のマトリクス周辺部の構成を説明するための断面図である。

【図6】発明の実施の形態1の液晶表示装置における左側に走査線端子、右側に外部接続端子のないパネル縁部分を示す断面図である。

【図7】発明の実施の形態1の液晶表示装置における表示マトリクス部（AR）の走査線端子（GL）からその外部接続端子であるゲート端子（GTM）までの接続構造を示す断面図である。

【図8】発明の実施の形態1の液晶表示装置における表示マトリクス部（AR）の映像信号線（DL）からその外部接続端子であるドレイン端子（DTM）までの接続構造を示す断面図である。

【図9】発明の実施の形態1の液晶表示装置における対

【図10】発明の実施の形態1の液晶表示装置における表示マトリクス部（AR）の映像信号線（DL）からその外部接続端子であるドレイン端子（DTM）までの接続構造を示す断面図である。

【図11】発明の実施の形態1の液晶表示装置における駆動時の駆動波形を示す図である。

【図12】発明の実施の形態1の液晶表示装置における透明基板（SUB1）側の工程D～Fの製造工程を示す断面図である。

【図13】発明の実施の形態1の液晶表示装置における透明基板（SUB1）側の工程D～Fの製造工程を示す断面図である。

【図14】発明の実施の形態1の液晶表示装置における透明基板（SUB1）側の工程D～Fの製造工程を示す断面図である。

【図15】発明の実施の形態1の液晶表示装置における透明基板（SUB1）側の工程D～Fの製造工程を示す断面図である。

【図16】発明の実施の形態1の液晶表示装置における透明基板（SUB1）側の工程D～Fの製造工程を示す断面図である。

【図17】発明の実施の形態1の液晶表示装置における透明基板（SUB1）側の工程D～Fの製造工程を示す断面図である。

【図18】発明の実施の形態1の液晶表示装置における透明基板（SUB1）側の工程D～Fの製造工程を示す断面図である。

【図19】発明の実施の形態1の液晶表示装置における透明基板（SUB1）側の工程D～Fの製造工程を示す断面図である。

【図20】発明の実施の形態1の液晶表示装置における透明基板（SUB1）側の工程D～Fの製造工程を示す断面図である。

【図21】発明の実施の形態1の液晶表示装置における透明基板（SUB1）側の工程D～Fの製造工程を示す断面図である。

【図22】発明の実施の形態1の液晶表示装置における透明基板（SUB1）側の工程D～Fの製造工程を示す断面図である。

【図23】発明の実施の形態1の液晶表示装置における透明基板（SUB1）側の工程D～Fの製造工程を示す断面図である。

【図24】発明の実施の形態1の液晶表示装置における透明基板（SUB1）側の工程D～Fの製造工程を示す断面図である。

【図25】発明の実施の形態1の液晶表示装置における透明基板（SUB1）側の工程D～Fの製造工程を示す断面図である。

【図26】発明の実施の形態1の液晶表示装置における透明基板（SUB1）側の工程D～Fの製造工程を示す断面図である。

【図27】発明の実施の形態1の液晶表示装置における透明基板（SUB1）側の工程D～Fの製造工程を示す断面図である。

【図28】発明の実施の形態1の液晶表示装置における透明基板（SUB1）側の工程D～Fの製造工程を示す断面図である。

【図29】発明の実施の形態1の液晶表示装置における透明基板（SUB1）側の工程D～Fの製造工程を示す断面図である。

【図30】発明の実施の形態1の液晶表示装置における透明基板（SUB1）側の工程D～Fの製造工程を示す断面図である。

【図31】発明の実施の形態1の液晶表示装置における透明基板（SUB1）側の工程D～Fの製造工程を示す断面図である。

【図32】発明の実施の形態1の液晶表示装置における透明基板（SUB1）側の工程D～Fの製造工程を示す断面図である。

【図33】発明の実施の形態1の液晶表示装置における透明基板（SUB1）側の工程D～Fの製造工程を示す断面図である。

【図34】発明の実施の形態1の液晶表示装置における透明基板（SUB1）側の工程D～Fの製造工程を示す断面図である。

【図35】発明の実施の形態1の液晶表示装置における透明基板（SUB1）側の工程D～Fの製造工程を示す断面図である。

【図36】発明の実施の形態1の液晶表示装置における透明基板（SUB1）側の工程D～Fの製造工程を示す断面図である。

【図37】発明の実施の形態1の液晶表示装置における透明基板（SUB1）側の工程D～Fの製造工程を示す断面図である。

【図38】発明の実施の形態1の液晶表示装置における透明基板（SUB1）側の工程D～Fの製造工程を示す断面図である。

【図39】発明の実施の形態1の液晶表示装置における透明基板（SUB1）側の工程D～Fの製造工程を示す断面図である。

【図40】発明の実施の形態1の液晶表示装置における透明基板（SUB1）側の工程D～Fの製造工程を示す断面図である。

【図41】発明の実施の形態1の液晶表示装置における透明基板（SUB1）側の工程D～Fの製造工程を示す断面図である。

【図42】発明の実施の形態1の液晶表示装置における透明基板（SUB1）側の工程D～Fの製造工程を示す断面図である。

【図43】発明の実施の形態1の液晶表示装置における透明基板（SUB1）側の工程D～Fの製造工程を示す断面図である。

【図44】発明の実施の形態1の液晶表示装置における透明基板（SUB1）側の工程D～Fの製造工程を示す断面図である。

【図45】発明の実施の形態1の液晶表示装置における透明基板（SUB1）側の工程D～Fの製造工程を示す断面図である。

【図46】発明の実施の形態1の液晶表示装置における透明基板（SUB1）側の工程D～Fの製造工程を示す断面図である。

【図47】発明の実施の形態1の液晶表示装置における透明基板（SUB1）側の工程D～Fの製造工程を示す断面図である。

【図48】発明の実施の形態1の液晶表示装置における透明基板（SUB1）側の工程D～Fの製造工程を示す断面図である。

【図49】発明の実施の形態1の液晶表示装置における透明基板（SUB1）側の工程D～Fの製造工程を示す断面図である。

【図50】発明の実施の形態1の液晶表示装置における透明基板（SUB1）側の工程D～Fの製造工程を示す断面図である。

【図51】発明の実施の形態1の液晶表示装置における透明基板（SUB1）側の工程D～Fの製造工程を示す断面図である。

【図52】発明の実施の形態1の液晶表示装置における透明基板（SUB1）側の工程D～Fの製造工程を示す断面図である。

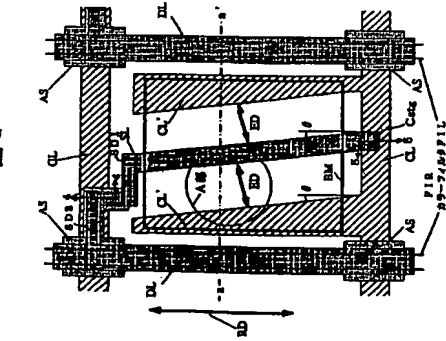
【図53】発明の実施の形態1の液晶表示装置における透明基板（SUB1）側の工程D～Fの製造工程を示す断面図である。

【図54】発明の実施の形態1の液晶表示装置における透明基板（SUB1）側の工程D～Fの製造工程を示す断面図である。

【図55】発明の実施の形態1の液晶表示装置における透明基板（SUB1）側の工程D～Fの製造工程を示す断面図である。

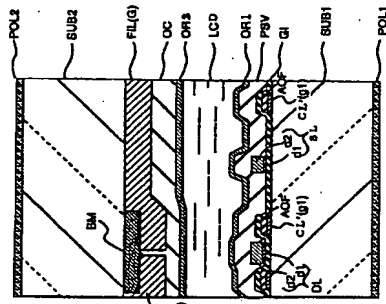
【図1】

図1



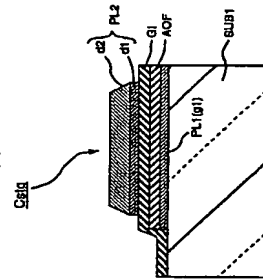
【図2】

図2



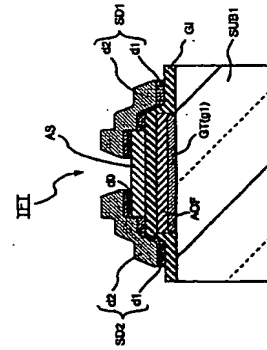
【図4】

図4



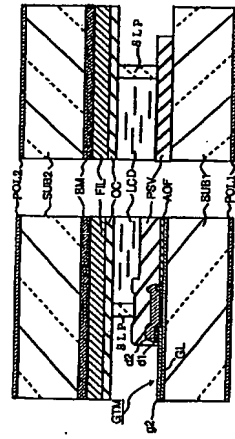
【図3】

図3



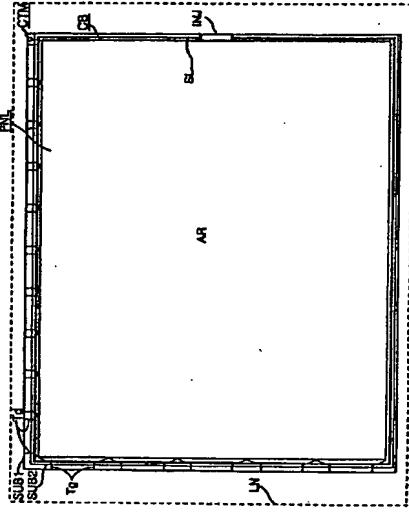
【図6】

図6



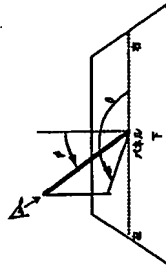
【図5】

図5



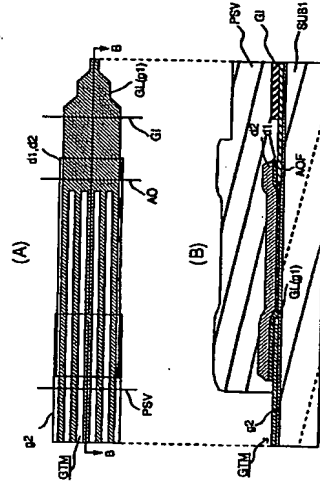
【図23】

図23



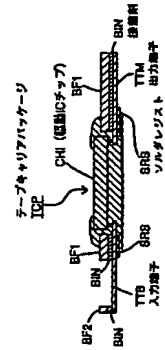
【図7】

図7

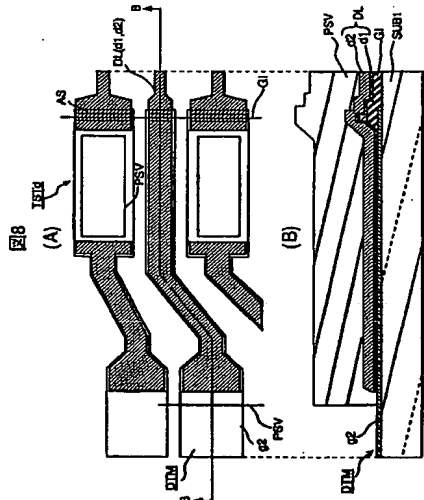


【図16】

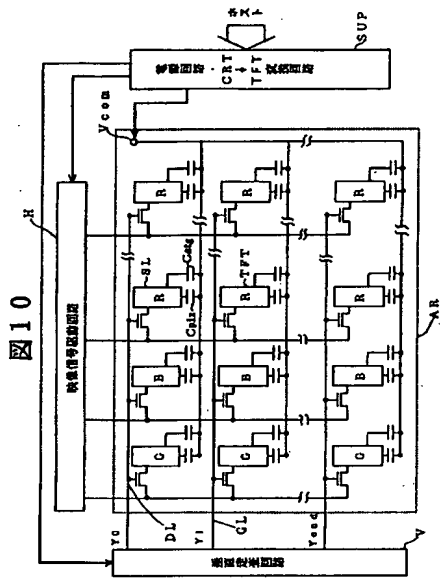
図16



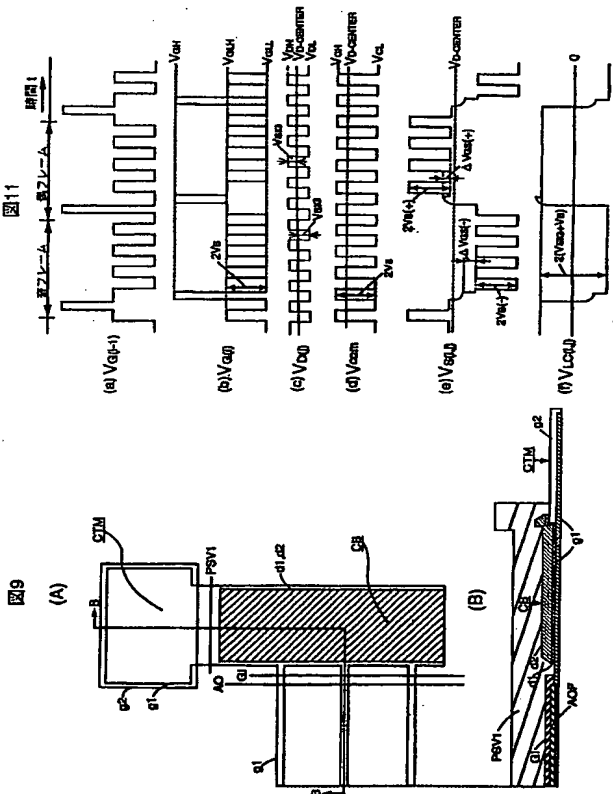
【図8】



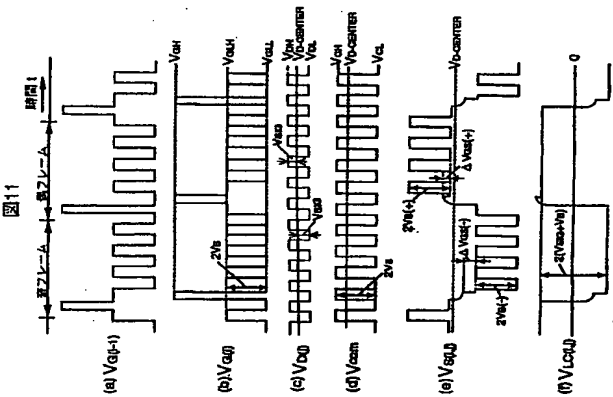
【図10】



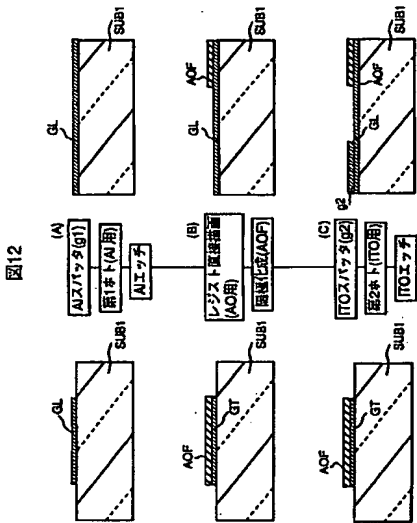
【図9】



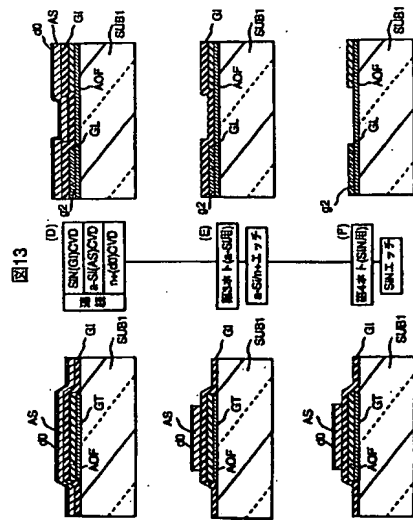
【図11】



【図12】



[13]



13

【图15】

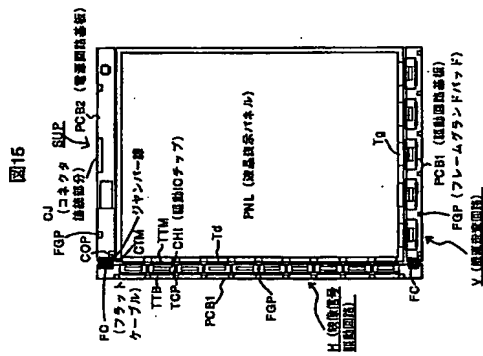


圖15

[圖 17]

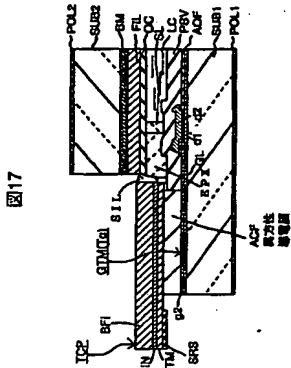
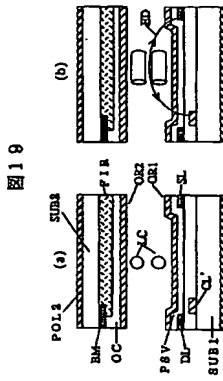


图 17

【圖 19】



818

【图18】

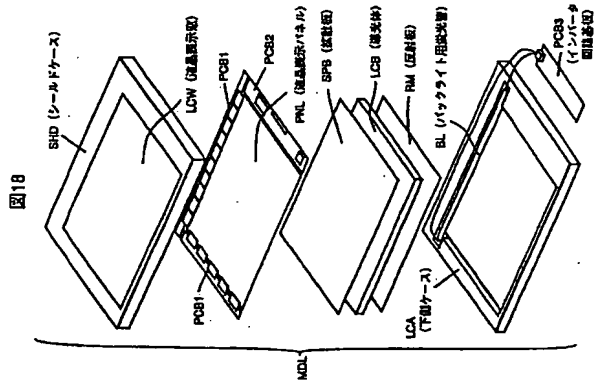


图 18

【图14】

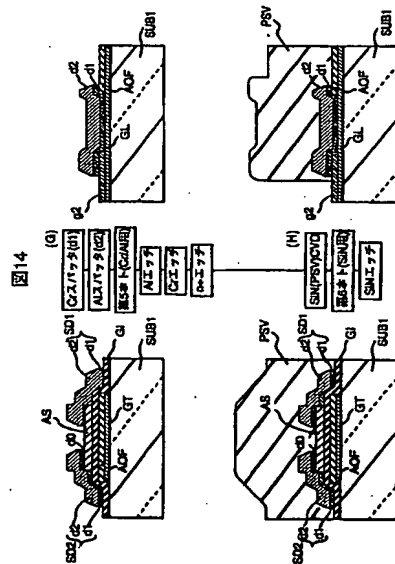
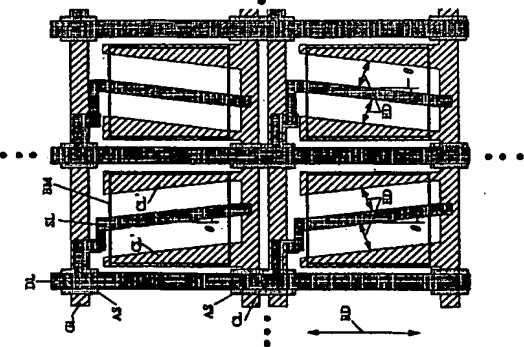


圖 14

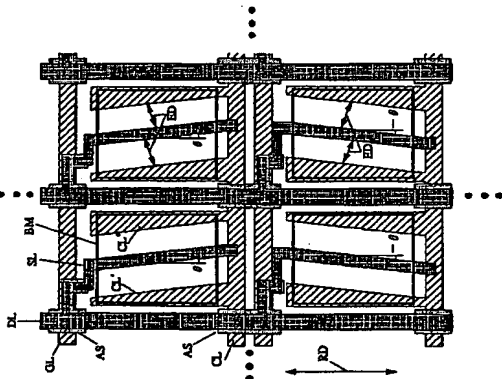
【図20】

図20



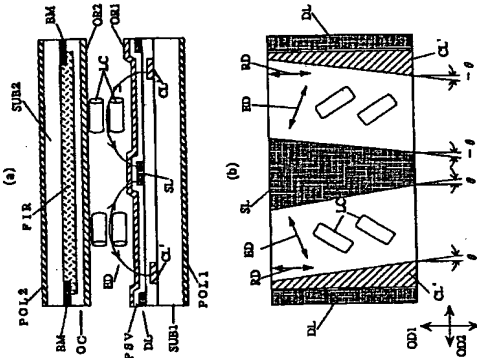
【図21】

図21



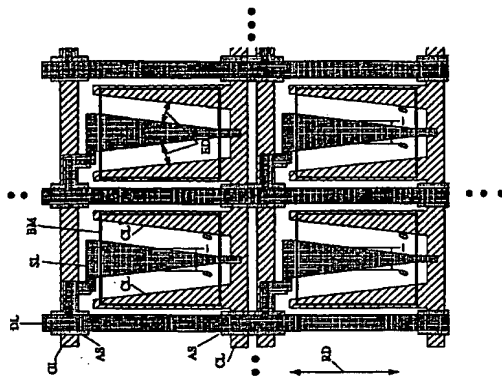
【図25】

図25



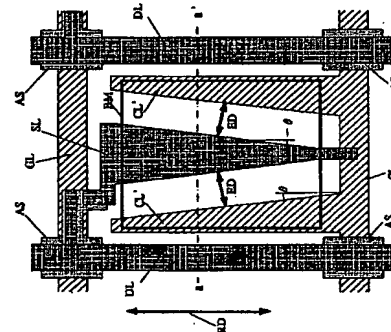
【図26】

図26



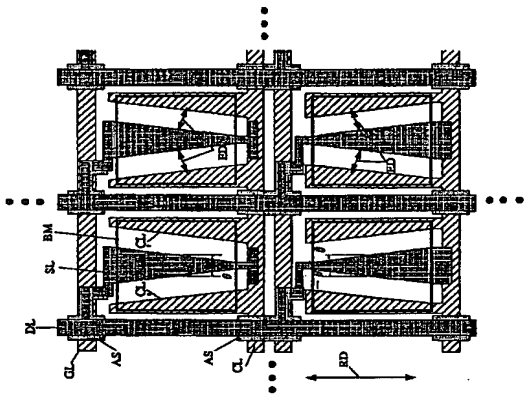
【図24】

図24



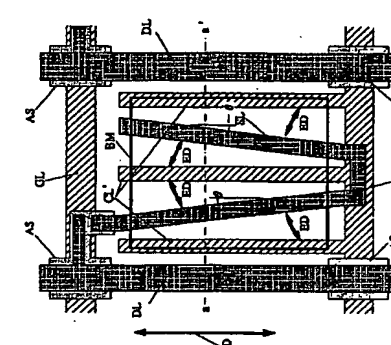
【図27】

図27



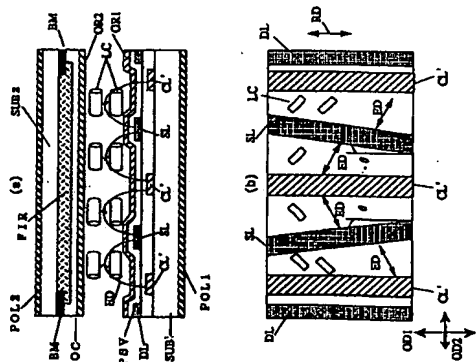
【図28】

図28



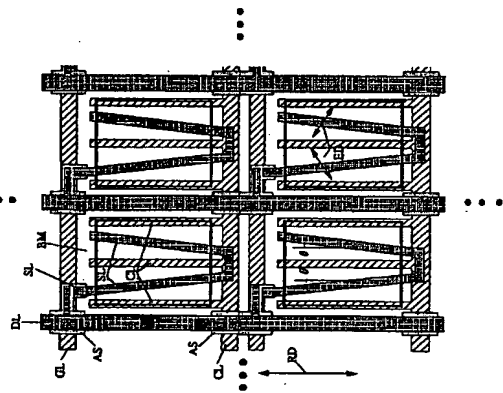
【図29】

図29



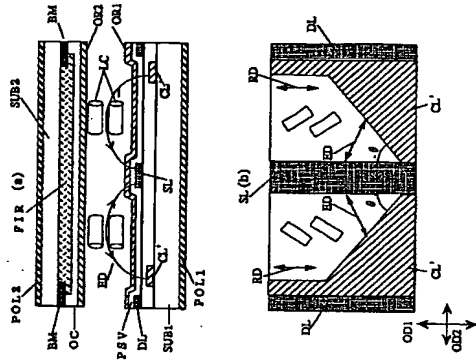
【図30】

図30



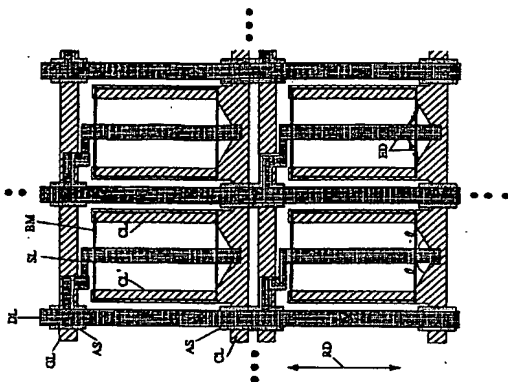
【図33】

図33



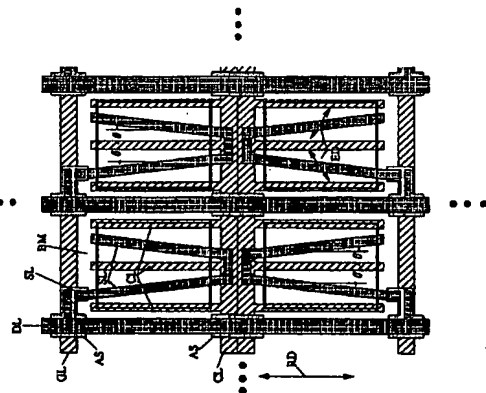
【図34】

図34



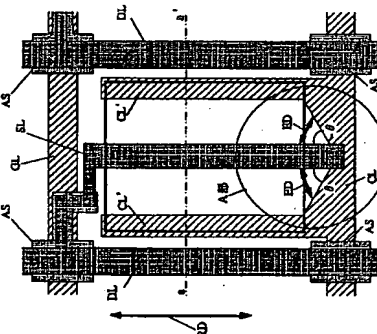
【図31】

図31



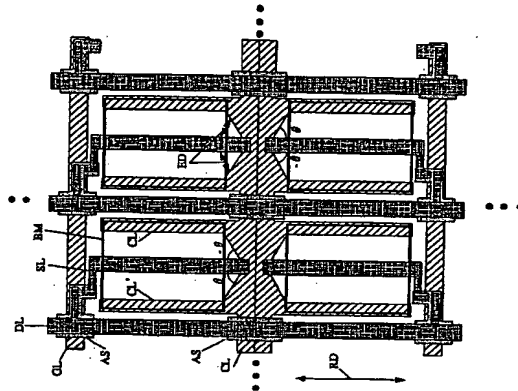
【図32】

図32



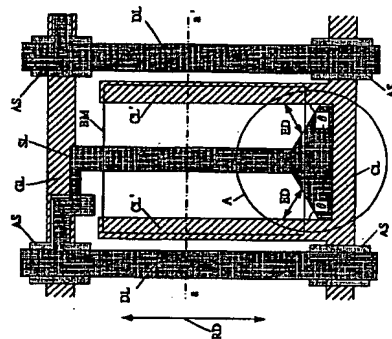
【図35】

図35

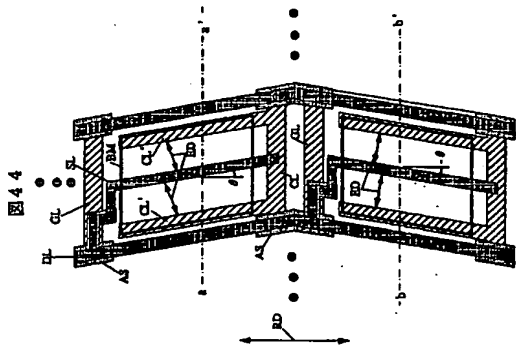


【図36】

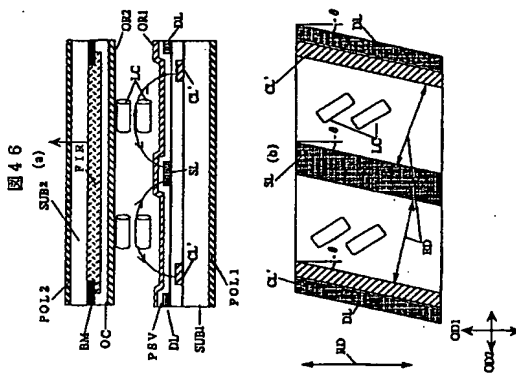
図36



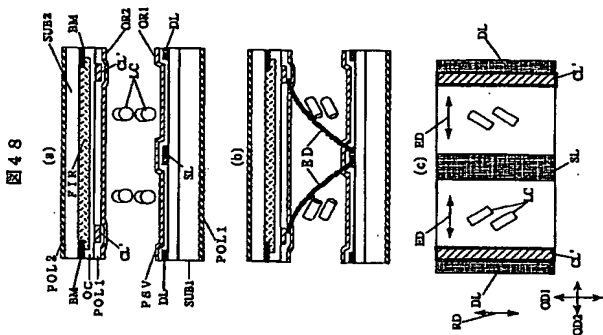
[圖 44]



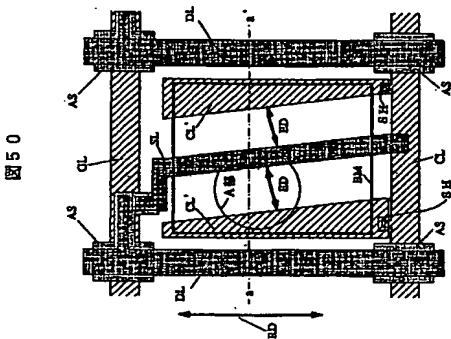
[圖 46]



[圖 48]

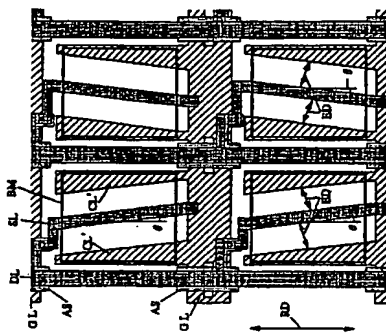


[圖 50]



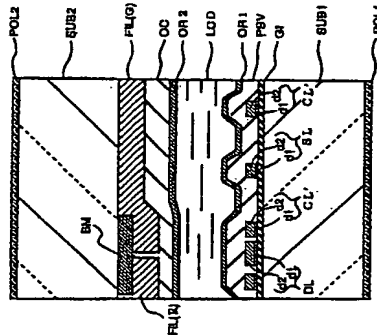
[圖 52]

圖 52



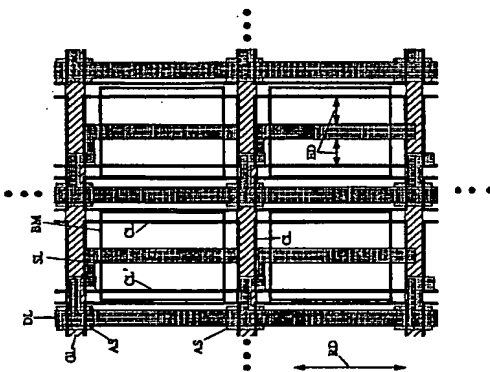
[圖 51]

圖 51



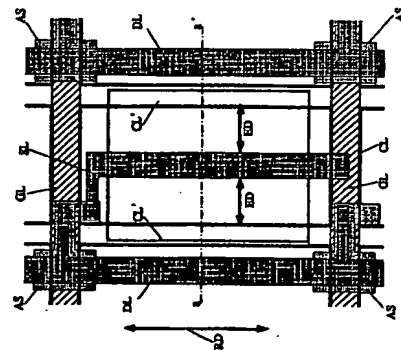
[圖 49]

圖 49



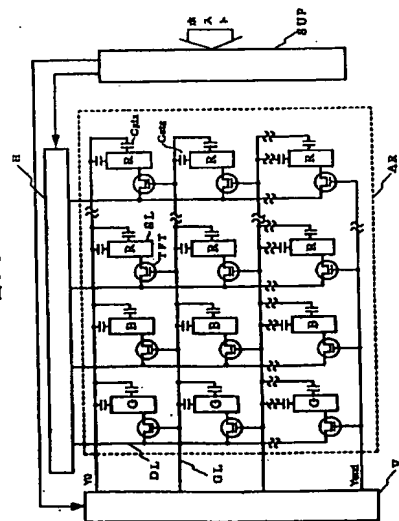
[圖 47]

圖 47



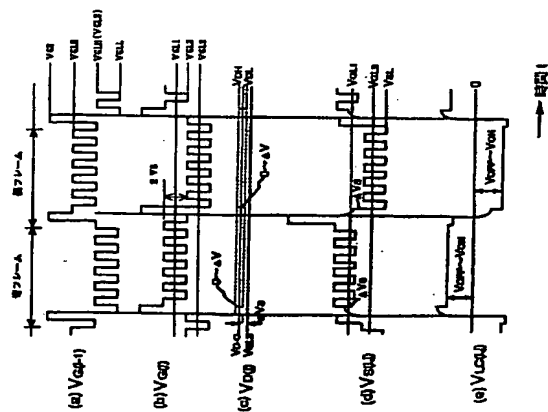
【图53】

358



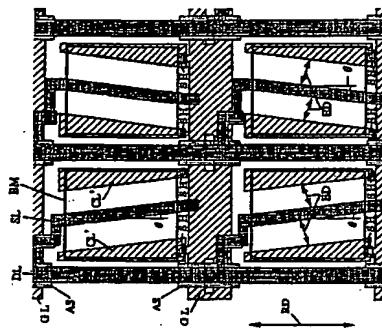
【54】

54



【55】

55



【公報明細】特許法第17条の2の規定による修正の掲載
【部門区分】第6部門第2区分
【発行日】平成13年1月26日（2001.1.26）

【公開番号】特開平9-105908

【公開日】平成9年4月22日（1997.4.22）

【年次番号】公開特許公報9-1060

【出願番号】特開平7-261235

【国際特許分類第7版】

G02F 1/133 550

1/1337

1/1343

H01L 29/786

21/336

【F1】

G02F 1/133 550

1/1337

1/1343

H01L 29/78 612 Z

【手続補正書】

【提出日】平成12年1月13日（2000.1.13）

3）

【手続補正1】

【補正対象事項名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正内容】

【特許請求の範囲】

【請求項1】 一対の基板と、

前記一方の基板間に保持される液晶層と、

前記一方の基板の上に形成される複数の映像信号線と、

前記一方の基板の上に形成され前記映像信号線と交差する

複数の走査信号線と、

前記複数の映像信号線と前記複数の走査信号線との交差

領域内にマトリクス状に形成される複数の画素とを具備

し、

前記画素が、前記一方の基板の上に形成されるアクティブ

素子と、

前記アクティブ素子に接続される画素電極と、

前記一方の基板のいずれか一方の基板の上に形成され、前

記画素電極との間で基板面にほぼ平行な電界を液晶層に

印加する対向電極とを有するアクティブマトリクス型液

晶表示装置であって、

前記液晶層は、一方の液晶分子の初期配向方向を有

し、かつ、前記画素電極への電圧印加時に、基板

面内で2方向の液晶分子の駆動方向を有することを特徴

とするアクティブマトリクス型液晶表示装置。

【請求項2】 一対の基板と、

前記一方の基板間に保持される液晶層と、

前記一方の基板の上に形成される複数の映像信号線と、

前記一方の基板の上に形成され前記映像信号線と交差する

前記基板面にほぼ平行な電界成分を前記液晶層に印加する

画素電極と対向電極とを、前記一方の基板のいずれかに

有し、

前記液晶層に電界成分を印加した場合に、前記液晶分子

の駆動方向が互いに2方向存在し、当該2方向の成す角

が、ほぼ90度であることを特徴とするアクティブマト

リクス型液晶表示装置。

【請求項6】 一対の基板と、

前記一方の基板間に保持される液晶層と、

前記一方の基板の上に形成される画素電極と対向電極と、

前記画素電極と対向電極との間の電圧を増加させるに伴

い透過率が上昇する状態と、前記画素電極と対向電極と

の間の電圧を減少させるに伴い透過率が減少する状態と

とをそれぞれ有するアクティブマトリクス型液晶表示装置

であって、

前記透過率が上昇した状態において、基板面内で2方向

の液晶分子の駆動方向を有することを特徴とするアクテ

ィブマトリクス型液晶表示装置。

【請求項7】 前記透過率が上昇した状態において、一

面素内で2方向の液晶分子の駆動方向を有することを特

徴とする請求項6に記載のアクティブマトリクス型液晶

表示装置。

【請求項8】 前記一方の基板の液晶層を挟持する面と

反対側の面上に形成される2枚の偏光板を有し、

前記2枚の偏光板の偏光透過軸が互いに直交し、かつ、

いずれか一方の偏光透過軸が前記液晶分子の初期配向方

向と同一方向であることを特徴とする請求項6または請

求項7に記載のアクティブマトリクス型液晶表示装置。

【請求項9】 一対の基板と、

前記一方の基板間に保持される液晶層と、

前記一方の基板の上に形成される複数の映像信号線と、

前記一方の基板の上に形成され前記映像信号線と交差する

複数の走査信号線と、

前記一方の基板の上に形成される画素電極と対向電極と、

前記複数の映像信号線と前記複数の走査信号線との交差

領域内にマトリクス状に形成される複数の画素とを具備

するアクティブマトリクス型液晶表示装置であって、

前記一方の基板において、前記画素電極と前記対向電極と

の対向する面が傾斜されて形成され、

当該画素電極と対向電極との対向面は、液晶分子の初期

配向方向に対して、一方の方向にθの傾斜角を持ち、他

方の方向に（-θ）の傾斜角を持つことを特徴とするア

クティブマトリクス型液晶表示装置。

【請求項10】 一対の基板と、

前記一方の基板間に保持される液晶層と、

前記一方の基板の上に形成される少なくとも一対の電極

と、

前記一方の電極間で基板面にほぼ平行な電界を前記液晶

層に印加して映像を表示するアクティブマトリクス型液

晶表示装置であって、

前記液晶層の液晶分子の初期配向方向と、前記電界の方

向となす角度を（90°-θ）、（90°+θ）とし

た領域を有することを特徴とするアクティブマトリクス

型液晶表示装置。

【請求項11】 前記θは、10°≦θ≦20°である

ことを特徴とする請求項9または請求項10に記載のア

クティブマトリクス型液晶表示装置。

【請求項12】 一対の基板と、

前記一方の基板間に保持される液晶層と、

前記一方の基板の上に形成される複数の映像信号線と、

前記一方の基板の上に形成され前記映像信号線と交差する

複数の走査信号線と、

前記一方の基板の上に形成される画素電極と対向電極と、

前記複数の映像信号線と前記複数の走査信号線との交差

領域内にマトリクス状に形成される複数の画素とを具備

するアクティブマトリクス型液晶表示装置であって、

前記液晶層は、前記映像信号線に略平行な液晶分子の初

期配向方向を有し、

前記各画素内の前記画素電極および対向電極は、前記液

晶分子の初期配向方向に対して2つ以上の傾斜角を持つ

て形成されることを特徴とするアクティブマトリクス型

液晶表示装置。

【請求項13】 前記画素電極と前記対向電極とは、一

方の基板との異なる層に形成されることを特徴とする請

求項12に記載のアクティブマトリクス型液晶表示装

置。

【請求項14】 前記画素電極と前記対向電極との重畳

する領域において、付加電界素子を形成したことを特徴

とする請求項13に記載のアクティブマトリクス型液晶

表示装置。

【請求項15】 前記画素電極と前記対向電極とに挟ま

れる領域は、1画素において4つの領域に分割されてい

ることを特徴とする請求項12ないし請求項13のいず

れか1項に記載のアクティブマトリクス型液晶表示装

置。

【手続補正2】

【補正対象事項名】明細書

【補正対象項目名】0019

【補正方法】変更

【補正内容】

【0019】即ち、本発明は、一対の基板と、前記一方

の基板間に保持される液晶層と、前記一方の基板の上に形

成される複数の映像信号線と、前記一方の基板の上に形

成され前記映像信号線と交差する複数の走査信号線と、前

記複数の映像信号線と前記複数の走査信号線との交差領

域内にマトリクス状に形成される複数の画素とを具備

し、前記画素が、前記一方の基板の上に形成されるアクテ

ィブ素子と、前記アクティブ素子に接続される画素電極

と、前記一方の基板のいずれか一方の基板の上に形成さ

れ、前記画素電極との間で基板面にほぼ平行な電界を液

品層に印加する対向電極とを有するアクティブマトリクス型液晶表示装置であって、前記液晶層は、一方向の液晶分子の初期配向方向を有し、かつ、前記画素電極への電圧印加時に、基板面内で2方向の液晶分子の配向方向を有することを特徴とする。

【手続補正3】

【補正対象事項名】 明細書

【補正対象項目名】 0020

【補正方法】 変更

【補正内容】

【0020】また、本発明は、一対の基板と、前記一対の基板間に挟持される液晶層と、前記一方の基板上に形成される複数の映像信号線と、前記一方の基板上に形成され前記映像信号線と交差する複数の走査信号線と、前記複数の映像信号線と前記複数の走査信号線との交差領域内にマトリクス状に形成される複数の画素とを具備し、前記画素が、前記一方の基板上に形成されるアクティブ素子と、前記アクティブ素子に接続される画素電極と、前記一対の基板のいずれか一方の基板上に形成され、前記画素電極とを有するアクティブマトリクス型液晶表示装置であって、前記液晶層は、一方向の液晶分子の初期配向方向を有し、かつ、前記画素電極への電圧印加時に、前記一対の基板間で2方向の液晶分子の配向方向を有することを特徴とする。

【手続補正4】

【補正対象事項名】 明細書

【補正対象項目名】 0021

【補正方法】 変更

【補正内容】

【0021】また、本発明は、アクティブマトリクス型液晶表示装置であって、一対の基板と、前記一対の基板間に挟持される液晶分子からなる液晶層と、前記基板面ほぼ平行な電界成分を前記液晶層に印加する画素電極と対向電極とを、前記一対の基板のいずれかに有し、前記液晶層に電界成分を印加した場合に、前記液晶分子の配向方向が互いに2方向存在し、当該2方向の成す角が、ほぼ90度であることを特徴とする。また、本発明は、一対の基板と、前記一対の基板間に挟持される液晶層と、前記一方の基板上に形成される画素電極と対向電極と、前記画素電極と対向電極との間の電圧を増加させるに伴い、透過率が上昇する状態と、前記画素電極と対向電極との間の電圧を減少させるに伴い、透過率が減少する状態とをそれぞれ有するアクティブマトリクス型液晶表示装置であって、前記透過率が上昇した状態において、基板面内で2方向の液晶分子の配向方向を有することを特徴とする。

【手続補正5】

【補正対象事項名】 明細書

【補正対象項目名】 0022

【補正方法】 変更

【補正内容】

【0022】また、本発明は、一対の基板と、前記一対の基板間に挟持される液晶層と、前記一方の基板上に形成される複数の映像信号線と、前記一方の基板上に形成され前記映像信号線と交差する複数の走査信号線と、前記複数の映像信号線と前記複数の走査信号線との交差領域内にマトリクス状に形成される複数の画素とを具備し、前記画素が、前記一方の基板上に形成されるアクティブ素子と、前記アクティブ素子に接続される画素電極と、前記一対の基板のいずれか一方の基板上に形成され、前記画素電極とを有するアクティブマトリクス型液晶表示装置であって、前記液晶層は、一方向の液晶分子の初期配向方向を有し、かつ、前記画素電極への電圧印加時に、前記一対の基板間で2方向の液晶分子の配向方向を有することを特徴とする。

【手続補正6】

【補正対象事項名】 明細書

【補正対象項目名】 0023

【補正方法】 変更

【補正内容】

【0023】また、本発明は、一対の基板と、前記一対の基板間に挟持される液晶層と、前記一方の基板上に形成される複数の映像信号線と、前記一方の基板上に形成され前記映像信号線と交差する複数の走査信号線と、前記複数の映像信号線と前記複数の走査信号線との交差領域内にマトリクス状に形成される複数の画素とを具備し、前記画素が、前記一方の基板上に形成されるアクティブ素子と、前記アクティブ素子に接続される画素電極と、前記一対の基板のいずれか一方の基板上に形成され、前記画素電極とを有するアクティブマトリクス型液晶表示装置であって、前記液晶層は、一方向の液晶分子の初期配向方向を有し、かつ、前記画素電極への電圧印加時に、前記一対の基板間で2方向の液晶分子の配向方向を有することを特徴とする。

【補正方法】 変更

【補正内容】

【0022】また、本発明は、一対の基板と、前記一対の基板間に挟持される液晶層と、前記一方の基板上に形成される複数の映像信号線と、前記一方の基板上に形成され前記映像信号線と交差する複数の走査信号線と、前記一方の基板上に形成される画素電極と対向電極と、前記複数の映像信号線と前記複数の走査信号線との交差領域内にマトリクス状に形成される複数の画素とを具備し、前記画素が、前記一方の基板上に形成されるアクティブ素子と、前記アクティブ素子に接続される画素電極と、前記一対の基板のいずれか一方の基板上に形成され、前記画素電極とを有するアクティブマトリクス型液晶表示装置であって、前記液晶層は、一方向の液晶分子の初期配向方向を有し、かつ、前記画素電極への電圧印加時に、前記一対の基板間で2方向の液晶分子の配向方向を有することを特徴とする。

【手続補正6】

【補正対象事項名】 明細書

【補正対象項目名】 0023

【補正方法】 変更

【補正内容】

【0023】また、本発明は、一対の基板と、前記一対の基板間に挟持される液晶層と、前記一方の基板上に形成される複数の映像信号線と、前記一方の基板上に形成され前記映像信号線と交差する複数の走査信号線と、前記複数の映像信号線と前記複数の走査信号線との交差領域内にマトリクス状に形成される複数の画素とを具備し、前記画素が、前記一方の基板上に形成されるアクティブ素子と、前記アクティブ素子に接続される画素電極と、前記一対の基板のいずれか一方の基板上に形成され、前記画素電極とを有するアクティブマトリクス型液晶表示装置であって、前記液晶層は、一方向の液晶分子の初期配向方向を有し、かつ、前記画素電極への電圧印加時に、前記一対の基板間で2方向の液晶分子の配向方向を有することを特徴とする。

【手続補正7】

【補正対象事項名】 明細書

【補正対象項目名】 0024

【補正方法】 変更

【補正内容】

【0024】また、本発明は、一対の基板と、前記一対の基板間に挟持される液晶層と、前記一方の基板上に形成される複数の映像信号線と、前記一方の基板上に形成され前記映像信号線と交差する複数の走査信号線と、前記一方の基板上に形成される画素電極と対向電極と、前記複数の映像信号線と前記複数の走査信号線との交差領域内にマトリクス状に形成される複数の画素とを具備し、前記画素が、前記一方の基板上に形成されるアクティブ素子と、前記アクティブ素子に接続される画素電極と、前記一対の基板のいずれか一方の基板上に形成され、前記画素電極とを有するアクティブマトリクス型液晶表示装置であって、前記液晶層は、一方向の液晶分子の初期配向方向を有し、かつ、前記画素電極への電圧印加時に、前記一対の基板間で2方向の液晶分子の配向方向を有することを特徴とする。

【手続補正8】

【補正対象事項名】 明細書

【補正対象項目名】 0025

【補正方法】 削除

【手続補正9】

【補正対象事項名】 明細書

【補正対象項目名】 0026

【補正方法】 削除

【手続補正10】

【補正対象事項名】 明細書

【補正対象項目名】 0027

【補正方法】 削除

【手続補正11】

【補正対象事項名】 明細書

【補正対象項目名】 0028

【補正方法】 削除

【手続補正12】

【補正対象事項名】 明細書

【補正対象項目名】 0029

【補正方法】 削除

【手続補正13】

【補正対象事項名】 明細書

【補正対象項目名】 0030

【補正方法】 削除

【手続補正14】

【補正対象事項名】 明細書

【補正対象項目名】 0031

【補正方法】 削除

【手続補正15】

【補正対象事項名】 明細書

【補正対象項目名】 0032

【補正方法】 削除

【手続補正16】

【補正対象事項名】 明細書

【補正対象項目名】 0033

【補正方法】 削除

【手続補正17】

【補正対象事項名】 明細書

【補正対象項目名】 0034

【補正方法】 削除

【手続補正18】

【補正対象事項名】 明細書

【補正対象項目名】 0035

【補正方法】 削除

【手続補正19】

【補正対象事項名】 明細書

【補正対象項目名】 0036

【補正方法】 削除

【手続補正20】

【補正対象事項名】 明細書

【補正対象項目名】 0037

【補正方法】 削除

【手続補正21】

【補正対象事項名】 明細書

【補正対象項目名】 0043

【補正方法】 変更

【補正内容】

【0043】したがって、各画素毎に、あるいは、1画素内で、液晶分子の配向方向を2方向とし、例えば、白表示を行っている液晶分子の角度が、互いに90°の角度をなす2方向存在すれば、互いに色調のシフトを相殺して、白色色調の方位による保存性を大幅に低減することが可能となる。

【手続補正22】

【補正対象事項名】 明細書

【補正対象項目名】 0056

【補正方法】 変更

【補正内容】

【0056】画素電極 (SL) と対向電極 (CL') とは絶縁状態で形成され、図1に示すように、画素電極 (SL) は斜め下方向に延びる直線形状、対向電極 (CL') は、対向面 (画素電極 (SL) と対向する面) が斜め上方向に延びる直線形状をしており、画素電極 (SL) と対向電極 (CL') の間の領域は1画素内で2分割されている。

【手続補正23】

【補正対象事項名】 明細書

【補正対象項目名】 0290

【補正方法】 変更

【補正内容】

【0290】これにより、液晶層 (LCD) の液晶分子 (LC) の初期配向方向 (RD) と印加電界方向 (E) とのなす角度を $90^\circ - \theta$ 、 $90^\circ + \theta$ とし、1画素内の液晶駆動領域 (対向電極 (CL') と画素電極 (SL) との間の領域) での液晶分子 (LC) の配向方向を図25 (b) のように規定する。